

スパッタ技術の基礎

2014年12月11日

株式会社アルバック

久保 昌司

目次

1. ULVAC概要
2. スパッタリングの基礎
3. スパッタリングで量産されるデバイス例
4. ターゲット

1. ULVAC概要

2. スパッタリングの基礎

3. スパッタリングで量産されるデバイス例

4. ターゲット

アルバック 6人の創立者(1952年設立時)

(役職は当時)

- 石川 芳次郎 当社初代社長、京福電鉄社長
- 弘 世 現 日本生命保険社長
- 松下 幸之助 松下電器産業社長(現 パナソニック)
- 大沢 善夫 大沢商会会長
- 藤山 愛一郎 商工会議所会頭・大日本精糖社長、のちの外務大臣
- 山本 為三郎 朝日麦酒社長



真空機器事業

真空応用事業

各種真空装置の輸入販売(米国NRC社より)

1952



大森工場(1955)

1960



横浜工場(1958)

1970

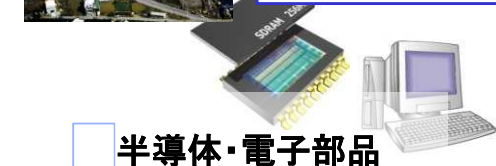


茅ヶ崎工場(1968)

1980

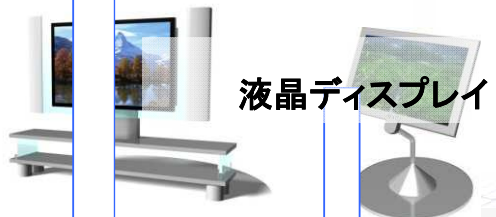


1990



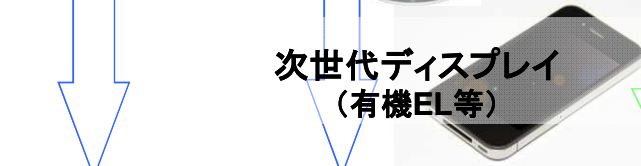
半導体・電子部品

2000



液晶ディスプレイ

2010



次世代ディスプレイ
(有機EL等)

国産化開始

真空ポンプ

カスタマーサポート

太陽電池

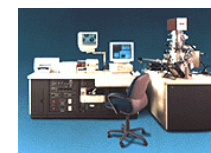
材料



(1966)

熱分析機器

装置制御

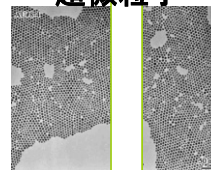


コーティング

表面解析

海外への展開

超微粒子



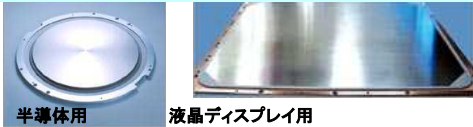
ULVAC, Inc.

その他
 (表面分析装置、制御システム、委託成膜等)



熱電特性評価装置 X線光電子分光分析装置

材料
 (スパッタターゲット材、先端材料等)



半導体用 液晶ディスプレイ用

一般産業用装置
 (真空熱処理炉等一般産業機器製造装置)

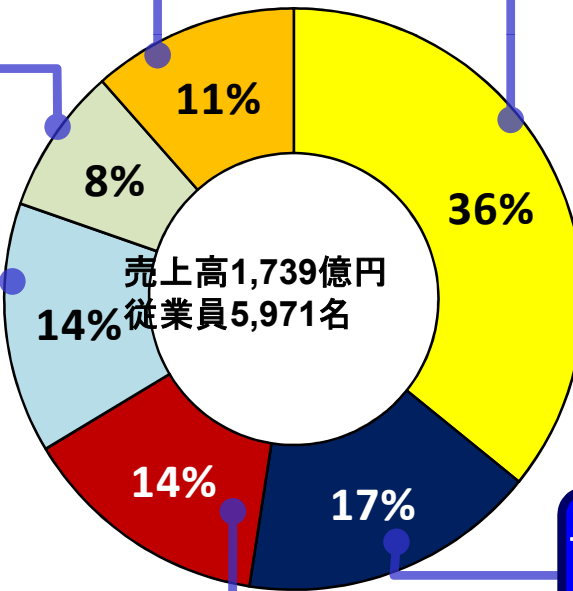
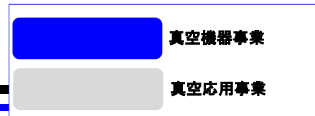


μパウダードライ 希土類磁石製造装置

コンポーネント
 (真空ポンプ、計測器、電源等の真空機器)



ガス分析計 分光エリプソメーター ドライポンプ



FPD及びPV製造装置
 (液晶、OLED、PDP等製造装置、
 太陽電池(結晶、化合物系等)製造装置)



スパッタリング装置



OLED製造装置



イオン注入装置



スパッタリング装置

半導体及び電子部品製造装置
 (メモリー、LED、電子部品等の製造装置)



エッチング装置



ITOスパッタリング装置



メモリー用スパッタリング装置

アルバックの研究開発体制

技術企画委員会

技術開発部(茅ヶ崎)

- MEMS
- ファインメカトロ、ロボット
- バイオ技術、シミュレーション
- コンポーネント、イオンビーム技術

規格品
電子



超材料研究所

- FPD、光デバイス膜
- 電子機器、巻取成膜、
- マテリアル、磁性膜
- ファインケミカル
- 新材料(省エネ、太陽電池)
- クリーン、極・超高真空技術

FPD・PV
電子
産業機器
マテリアル



半導体電子技術
研究所(裾野)

半導体・電子部品プロセス

半導体
電子



韓国超材料研究所

韓国におけるFPD、有機EL、
太陽電池、不揮発メモリ

FPD・PV
半導体



1. ULVAC概要

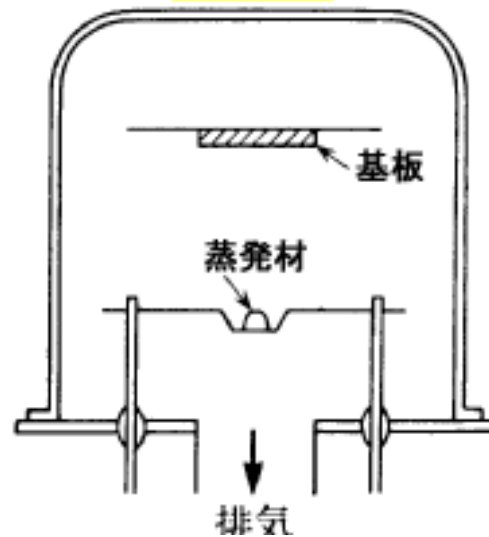
2. スパッタリングの基礎

3. スパッタリングで量産されるデバイス例

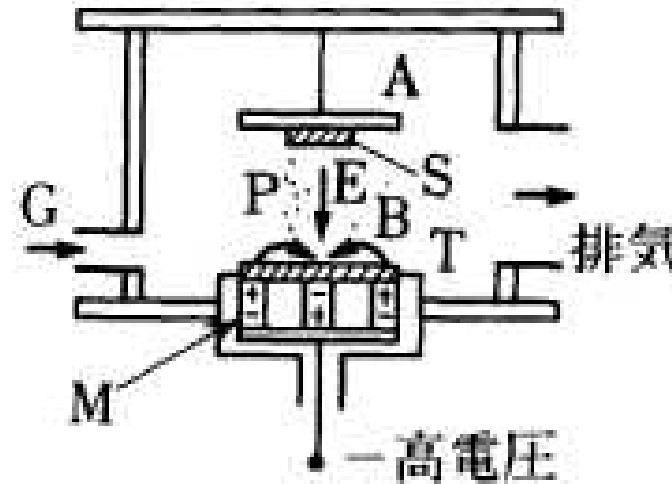
4. ターゲット

2-1. 蒸着とスパッタの違い

蒸着



スパッタ



蒸着:

材料に**熱エネルギー** ($10^{-1} \sim 10^{-2} \text{eV}$)を与え、材料を**蒸発**させて基板に堆積させる

スパッタ:

材料に**運動エネルギー** ($10^2 \sim 10^3 \text{eV}$)を与え、材料を固体から**叩き出して**基板に堆積させる

スパッタリング法によって形成された膜は、一般的に**付着力が高く、膜応力も大きい**

2-2.スパッタリング現象

2-2.1 放電現象 ~電子とガスの衝突~

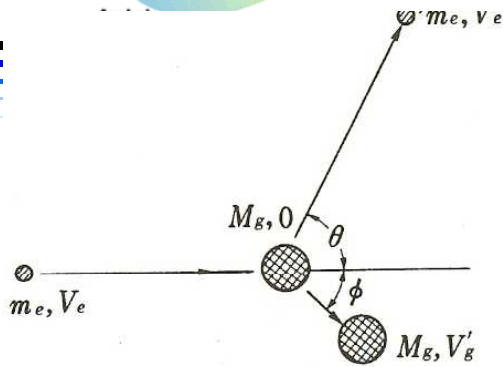
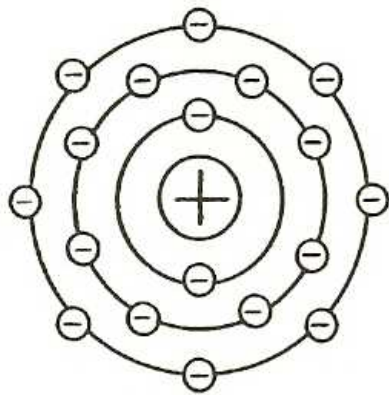
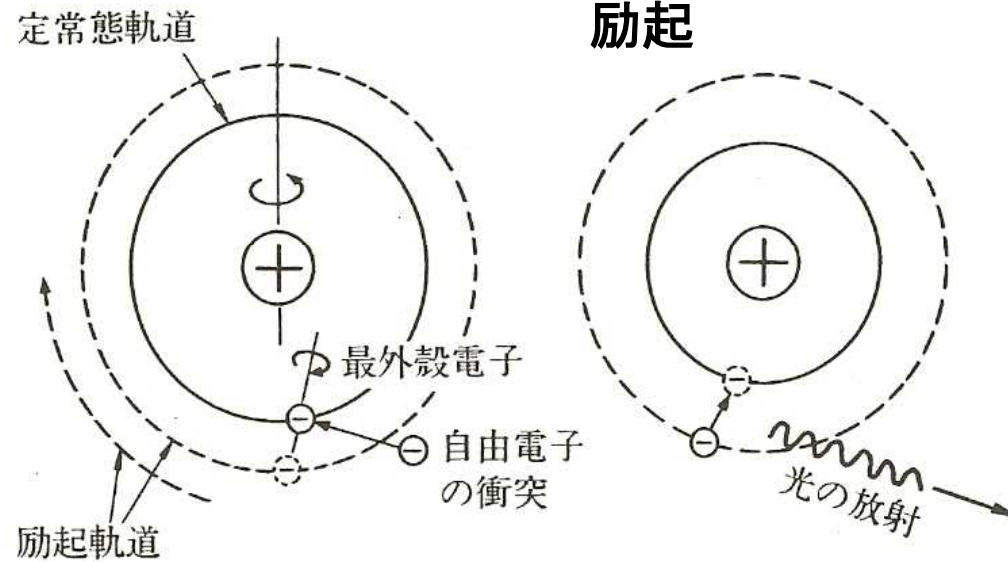


図 3.1 2体衝突 (弾性衝突)
 $(m_e : V_e \rightarrow V_e', M_g : 0 \rightarrow V_g')$



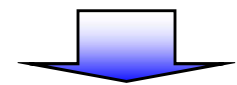
(a) 原子の簡単な模型



(b) 自由電子の衝撃により
 軌道がふくらむ

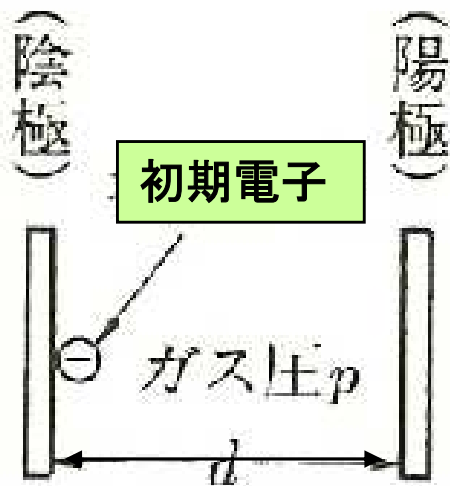
(c) もとの基底状態に落ち
 光を放射

ある値以上に
 加速された電子
 が衝突すると
 イオンと電子に
 解離する。



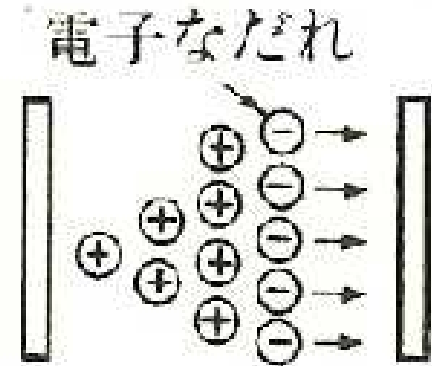
《電離》

2-2.1 放電現象 ～放電開始の経過～



(a) 電圧印加開始の瞬間

初期電子は、外部から空間に入る光や宇宙線により常時存在する



(b) 電子のなだれ成長

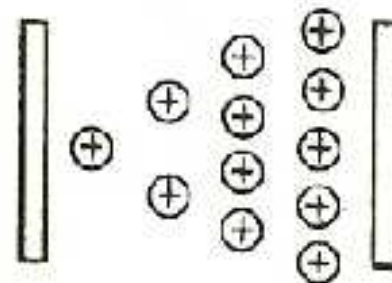
初期電子は、電界により加速され空間でガスと衝突し電離を起こす。これにより生じた電子も加速され電離を起こす。この効果が指数関数的に進む

電子は、陽極に流れ遅い(重い)イオンは空間に残るが、陰極に加速され始める

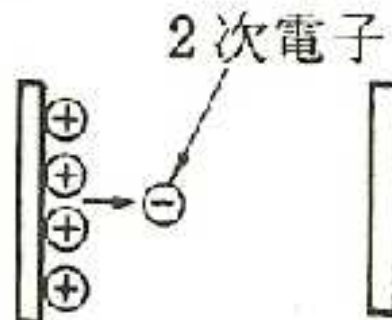
イオンが陽極に達する事で2次電子を放出し、その電子により「電子のなだれ」がさらに加速される。

外部回路による制限内で大電流が流れる

放電開始

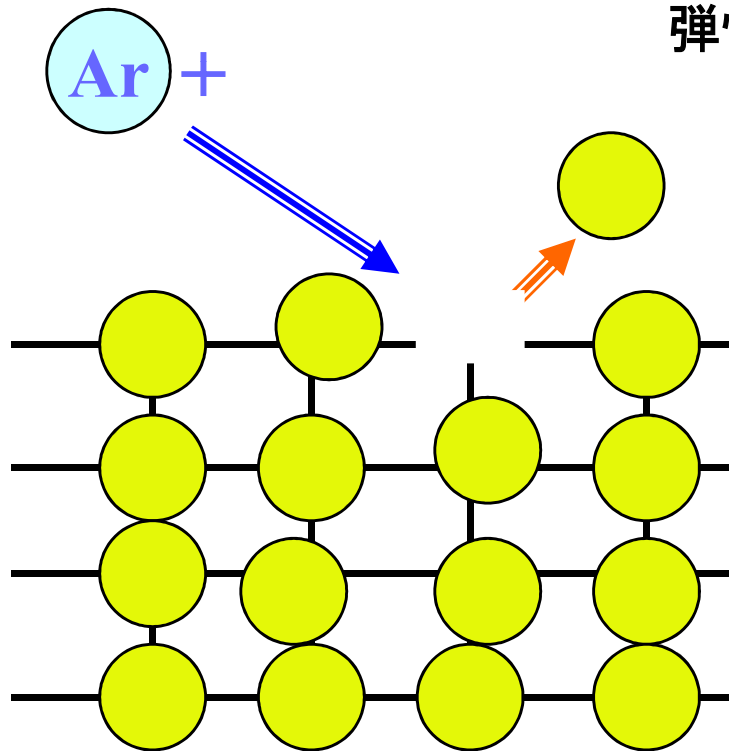


(c) 電子陽極へ。イオンが空間に残る



(d) イオン化陰極に到達し2次電子を放出する

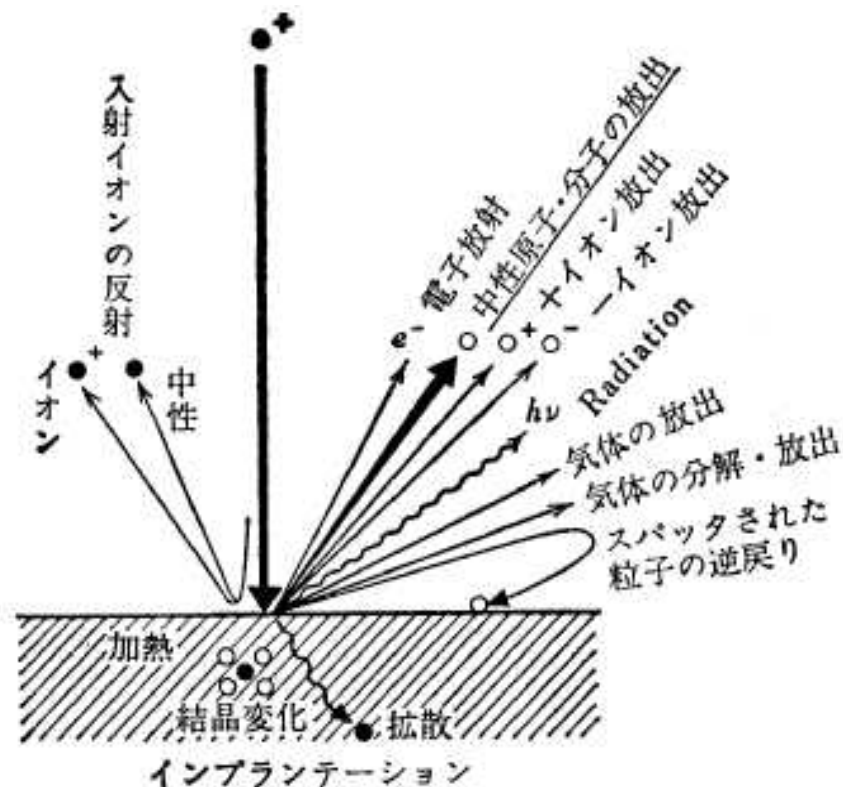
入射イオンが試料内に進入する過程で、試料原子と弾性散乱の結果、運動エネルギーを試料原子に与える



運動エネルギーが回りの原子により形成されているポテンシャル障壁を超え、格子点からはじき出される。

さらに、近くの試料原子と順次衝突を重ねる

この衝突が試料表面に達し、表面近傍の運動エネルギーが表面結合エネルギーを超えた時に空間に放出される。



ターゲットから空間に飛び出すもの

- 1) ターゲット中性粒子
- 2) 二次電子
- 3) 反射中性原子 (10~100eV)
- 4) 2~3個の原子からなるターゲット原子クラスター(1)の10%程度)
- 5) ターゲット原子のイオン(1)の数%以下)
- 6) ターゲット原子クラスターがイオン化されたもの
- 7) チャンク(数ミクロンの大きさの塊)

**エネルギー(10²~10³eV)をもった粒子を固体表面に衝突させたとき、
 固体構成原子が固体表面より空間に放出される現象**

※. 入射粒子が衝突する固体をターゲットと呼ぶ

※. 空間に放出される原子のエネルギーは10⁰~10²eV程度

イオン1個がターゲットに衝突した時にターゲットから飛び出す原子数の統計的確率値

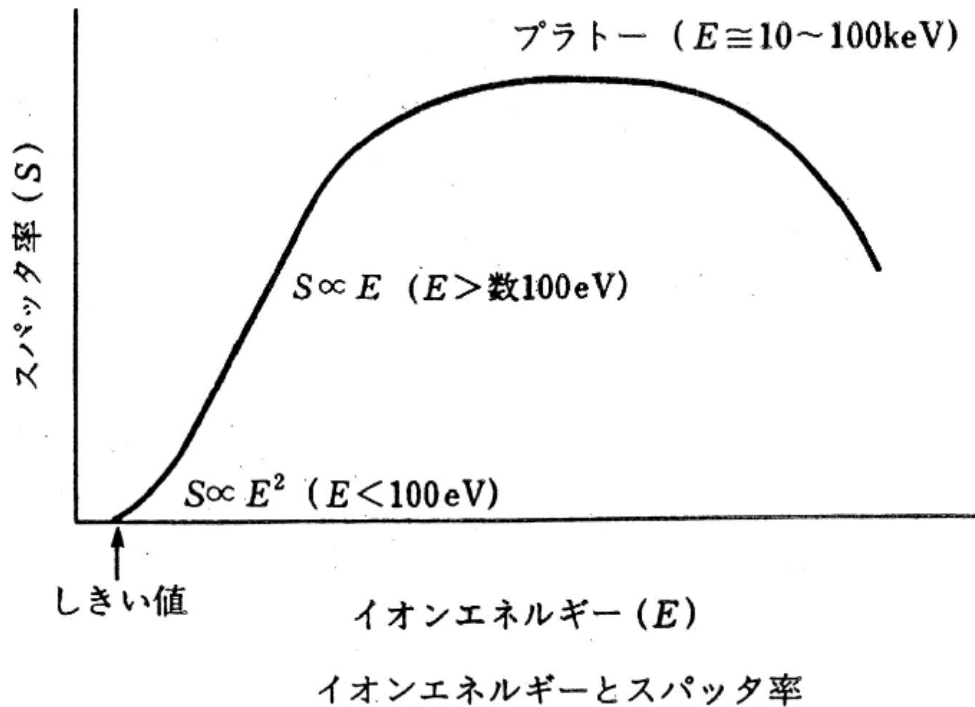
$$S \equiv \frac{n_s}{n_i}$$

ここで

n_s : ターゲットからスパッタされた原子の個数

n_i : ターゲットに入射したイオンの個数

2-2.4 イオンエネルギーとスパッタ率



1) スパッタ率Sは入射イオンのエネルギーに依存するが、入射イオンのエネルギーがある一定値※以上でないとスパッタは生じない

※ターゲット原子の束縛エネルギー
 多くの場合10eV程度

2) 入射イオンのエネルギーがターゲット原子の束縛エネルギー以上の場合、入射エネルギーの増大に伴ってスパッタ率Sは増加するが、入射イオンのエネルギーが 10^4eV を越えると、イオン注入が主流となりスパッタ率は低下する

0.5~10 keVのArイオン衝撃に対するスパッタリング率

(単位は [原子/イオン], または [分子/イオン])

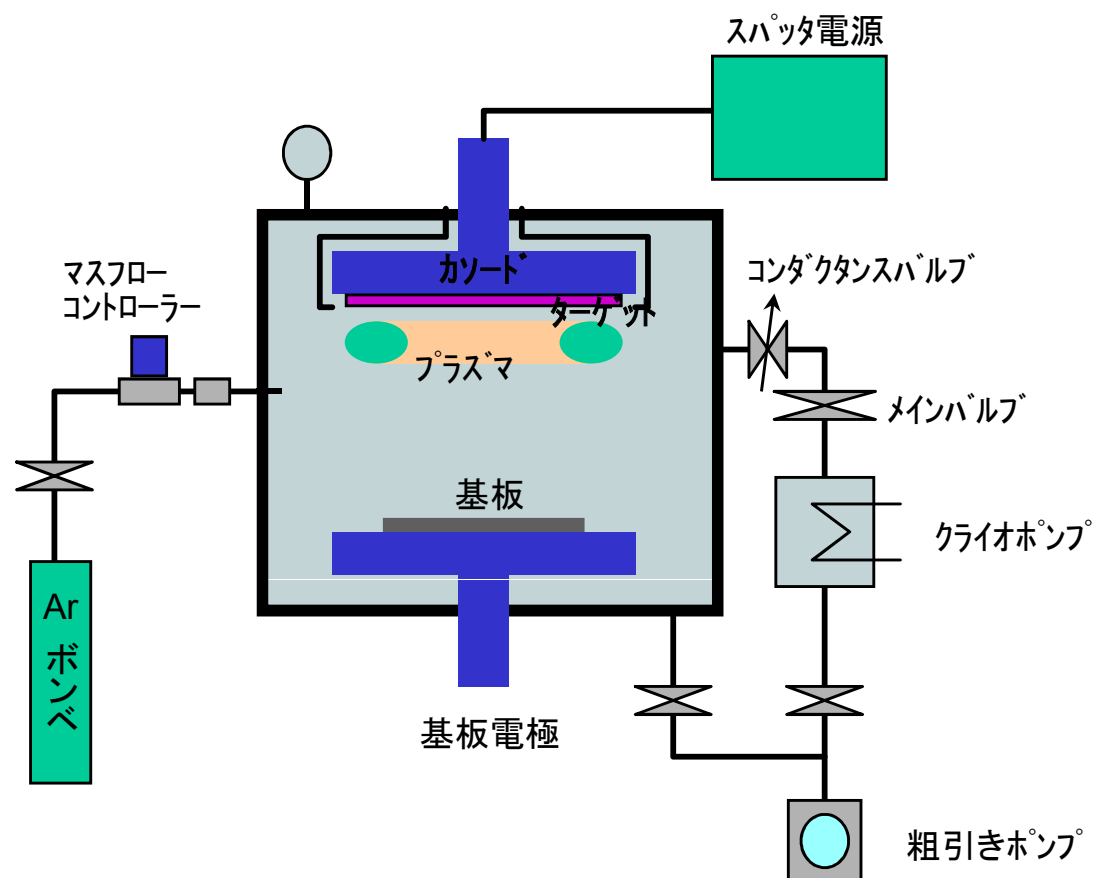
500 eV				1 keV		1.1 keV			
Be	0.51	Nb	0.60	Ir	1.01	Al	2.0 ^b	SiO ₂	0.16 ^c
C	0.12	Mo	0.80	Pt	1.40	Fe	1.33	Pyrex 7740	0.15 ^c
Al	1.05	Rh	1.30	Au	2.40	Ni	2.21	Al ₂ O ₃	0.05 ^c
Si	0.50	Pd	2.08	Pb	2.7	Cu	2.85	10 keV	
Ti	0.51	Ag	3.12	Th	0.62	Mo	1.13		
V	0.65	Sn	1.4 ^a	U	0.85	Ag	3.8	Fe	1.0
Cr	1.18	Sm	0.80	PbTe(111)	1.4	Sn	0.8	Cu	4.8~8.0
Fe	0.84	Gd	0.83	GaAs(1010)	0.9	W	0.8	Pd	5.7 ^d
Co	1.22	Dy	0.88	GaP(111)	0.95	Au	4.9	Ag	10.4
Ni	1.45	Er	0.77	CdS(1010)	1.12	Pb	3.0	Sn	2.1
Cu	2.55	Hf	0.70	SiC(0001)	0.41			Au	8.8
Ge	1.1	Ta	0.57	InSb	0.55			NaCl	1.0
Rb	1.15	W	0.57					KCl	1.95
Y	0.68	Re	0.87					LiF	2.15
Zr	0.65	Os	0.87					KBr	0.6

出典 a : Michalak³⁵¹⁾, b : Weijnsfeld³⁴⁶⁾, c : Maissel³²³⁾, d : Kay³²²⁾, その他 : Carter and Colligon³⁴⁷⁾

2-3. スパッタ装置の要素技術

2-3. スパッタ装置の要素技術

～スパッタするために必要なものは？～



スパッタ装置構成

- 真空槽、排気系
- ガス供給系
- カソード
- 基板電極系
- 基板搬送系

2-3.1 真空槽及び排気系 ～なぜ真空にする必要があるのか？①～

1. 平均自由行程 λ : 各粒子が衝突するまでに動く距離

$$\lambda = 3.11 \times 10^{-24} \left(\frac{T}{PA^2} \right)$$

T: 温度【K】
P: 圧力【Pa】
A: 粒子直径【m】

0.1Paで約7cm程度となる。

(通常のスパッタ装置の場合、カソード基板の距離は5～8cm程度)

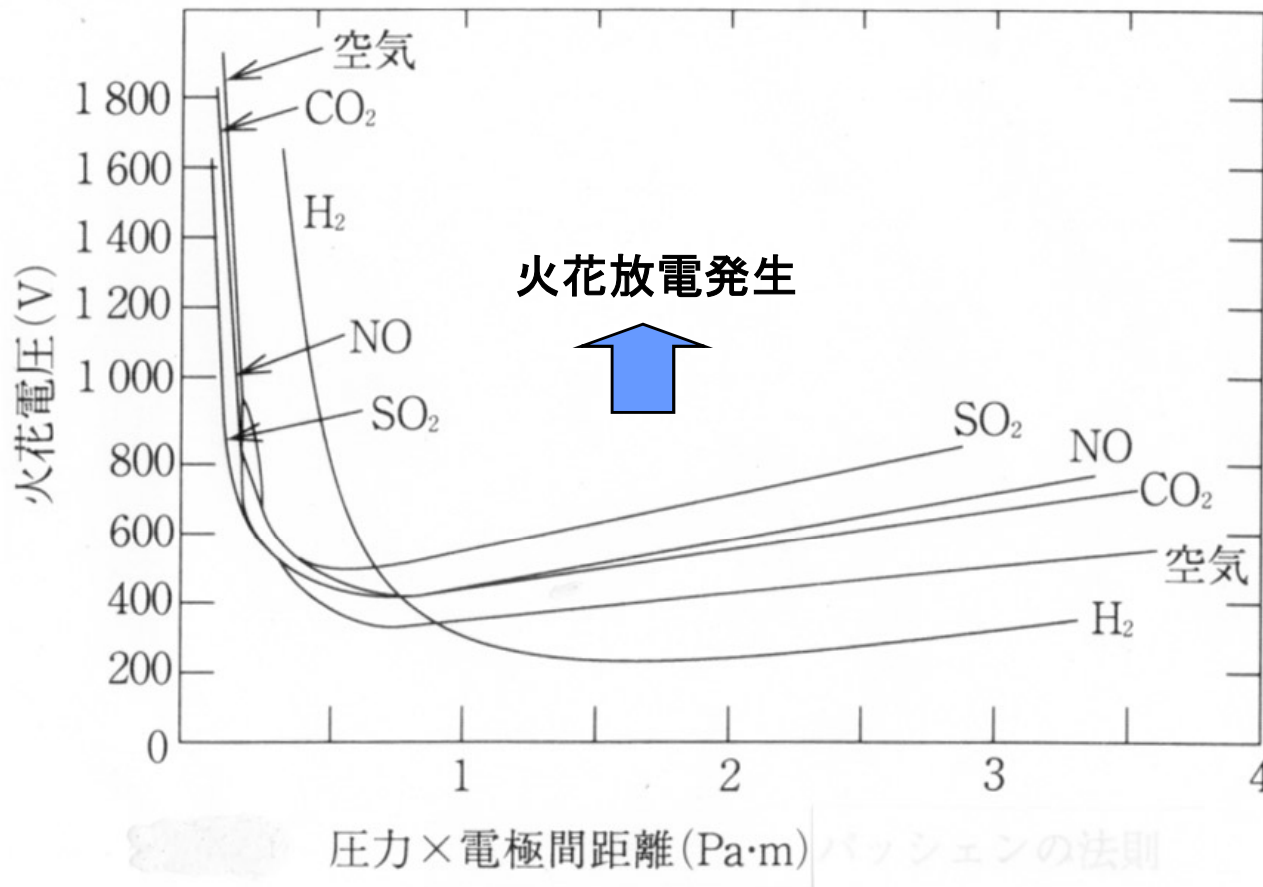
ターゲットより飛び出した原子が残留気体と衝突することなく基板に入射するためには、平均自由行程がターゲット～基板間距離に比べて大きい必要がある。

2. 残留ガスの膜中への混入

残留ガス(H₂O, O₂, N₂)がスパッタ膜中へ混入し、膜質を悪化させる。

2-3.1 真空槽及び排気系 ~なぜ真空にする必要があるのか?②~

3.パッシェンの法則



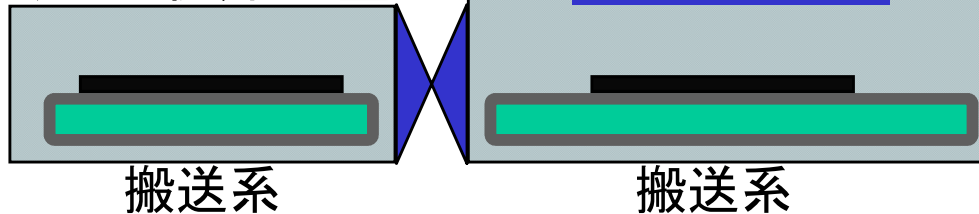
- 排気系
 - クライオポンプ、ターボポンプなど高真空用排気系。
 - ガス圧制御の為に、コンダクタンスバルブを使用する場合もある。
 - 粗引きポンプにドライポンプを採用する例もある。
- 真空槽の材質
 - 放出ガスを押さえるため、SUS304、アルミ合金など。
- 真空の質を維持するために
 - インターバック式、インライン式、マルチチャンバー式等の採用。

2-3.2 真空の質を維持するために

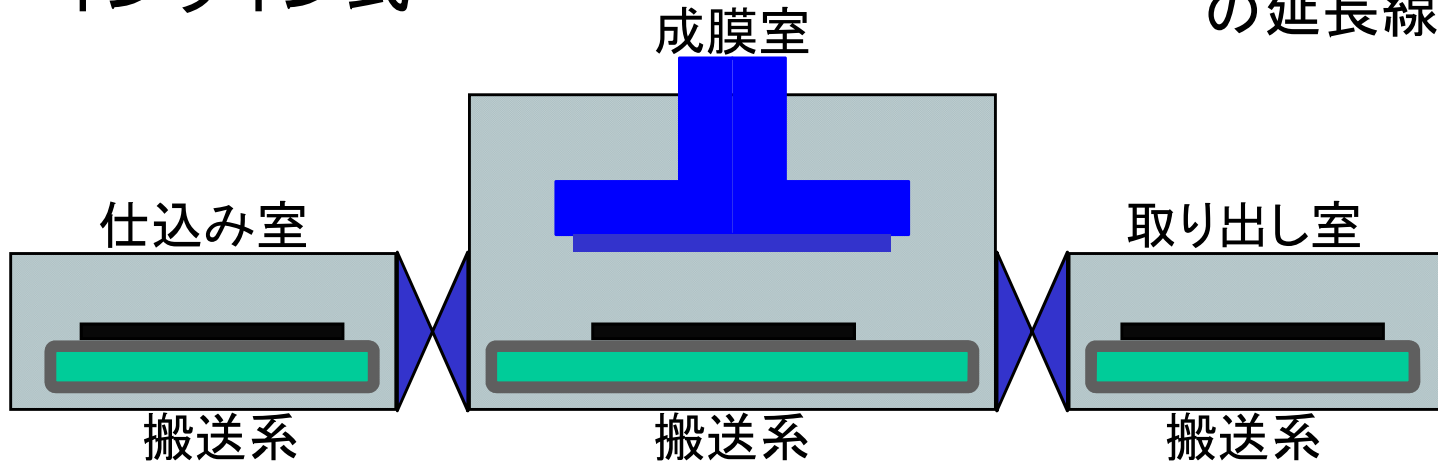
インターバック式

ロード・アンロード式

仕込み/取り出し室



インライン式



*マルチチャンバー方式もこれら手法の延長線上にある。

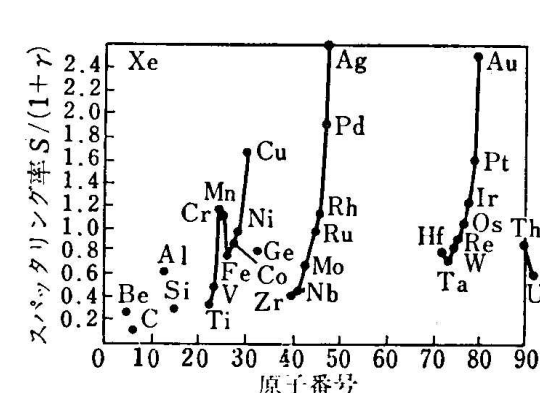
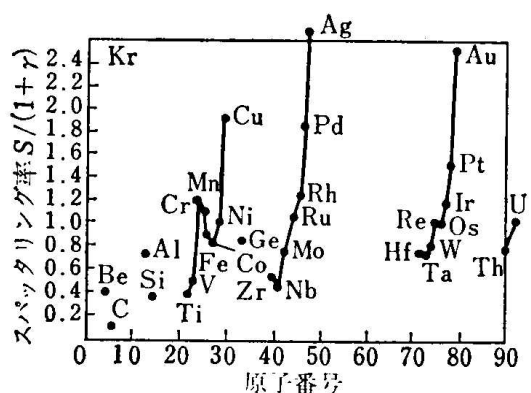
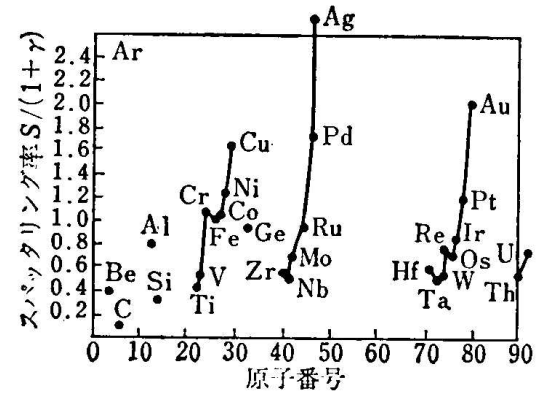
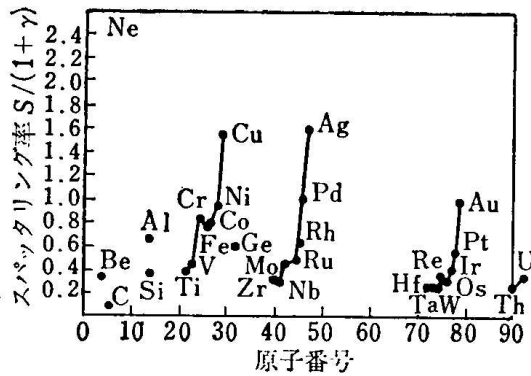
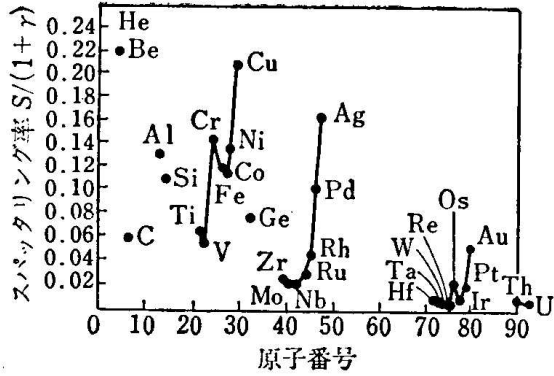
2-3.3 なぜArを使用するのか？

スパッタガスには通常Arを使用します

Arが使われる理由は、

- 1) スパッタ率が大きい
- 2) 不活性ガスであり、他の元素と反応しにくい
- 3) 安価である
- 4) 高純度のガスが流通している

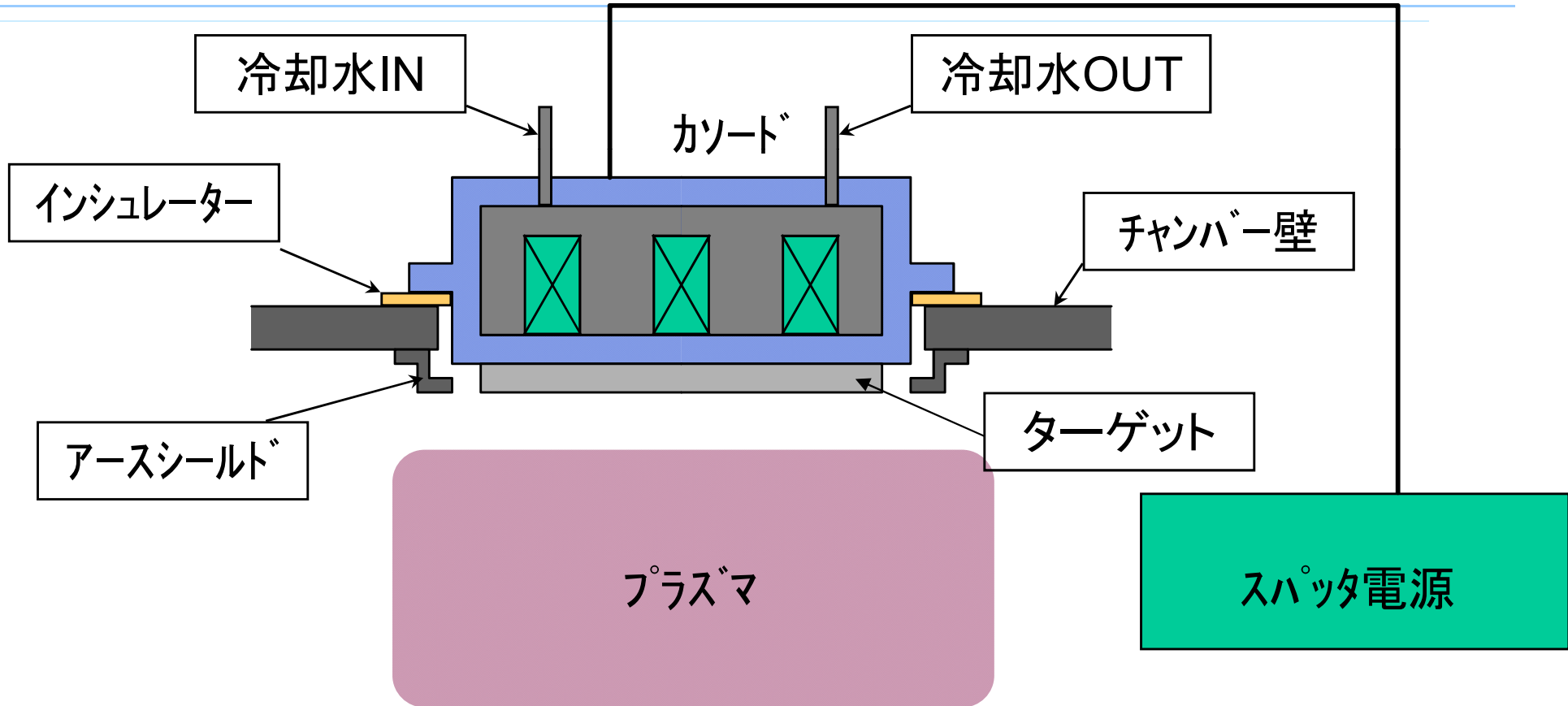
2-3.4 各種不活性ガスのスパッタ率



希ガスイオンによるスパッタリング率*の
 原子番号依存性¹²⁾ (加速電圧 400eV)

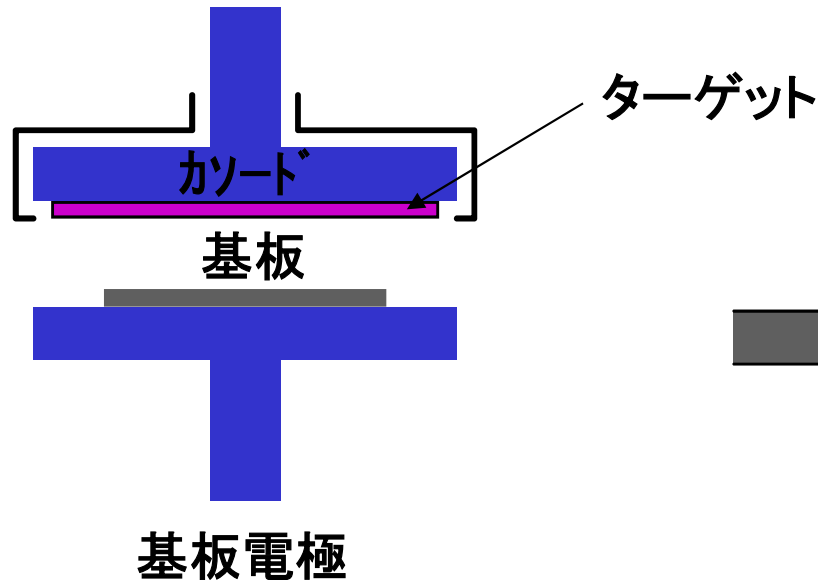
* 固体表面を衝撃するイオンの数はその固体に流れる電流から求められる。しかし電流には、固体表面に流入したイオン電流だけではなく、固体表面から放出した二次電子にもとづく電子電流も含まれる。したがってこのような方法で測定されたスパッタリング率は $S/(1+\gamma)$ で与えられる。ここで γ は二次電子放出係数である。

2-3.5 カソードの構造



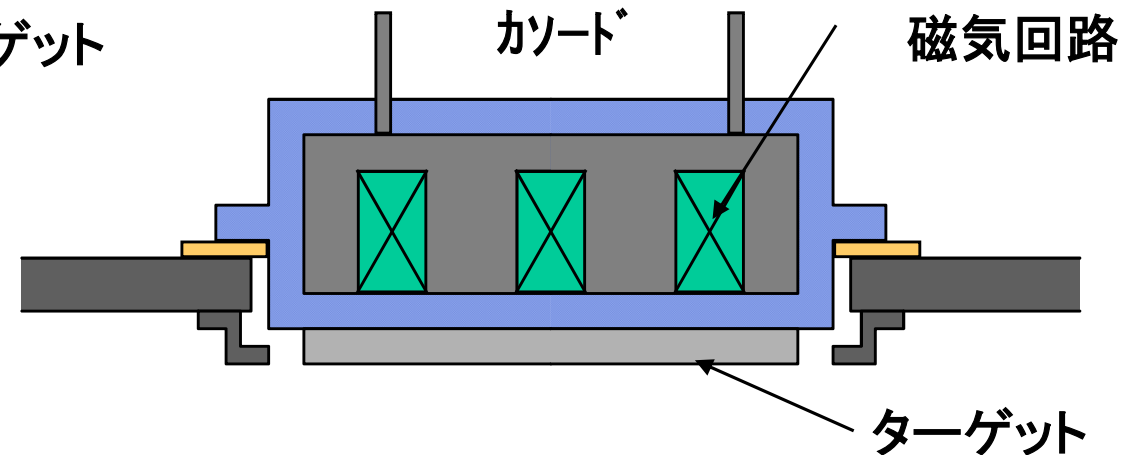
ターゲット表面はプラズマが集中し、熱負荷が大きくなるため通常冷却水によって、冷却されている。

平行平板コンベンショナルカソード



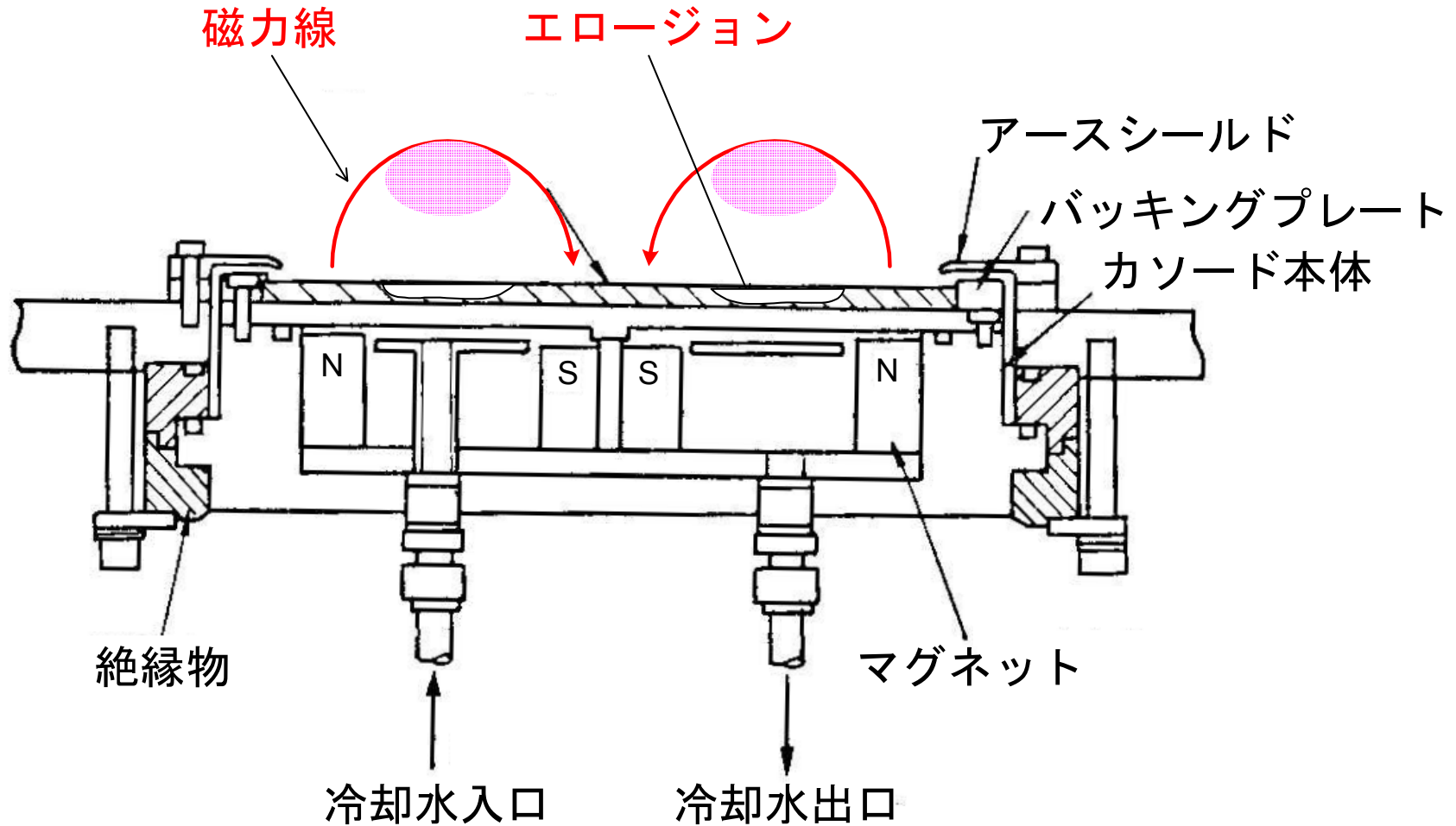
- DCの場合、放電可能な高い圧力を必要とする。
- RFスパッタに用いられる事が多い。
- レイトが低い。
- プラズマが広がり、基板へのプラズマの影響がある。

マグネトロンカソード



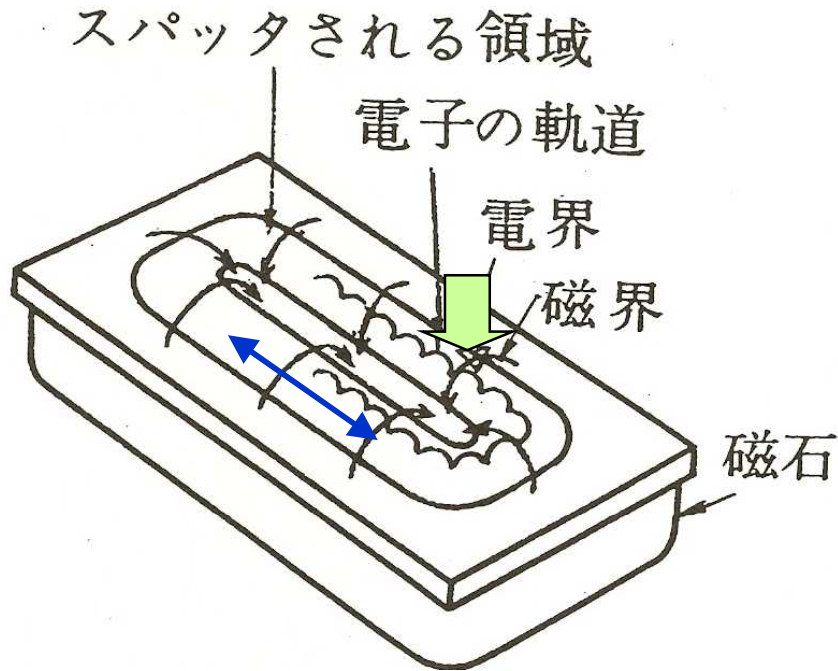
- ターゲット表面に漏洩する磁場でループを作る。
- 磁場に電子が閉じ込められ、効率的に放電する。
- ハイレートだが、ターゲット使用効率が低い。
- プラズマの広がりが小さく、基板への電子の突入も少ない。

2-3.7 カソードの構造とエロージョン(1)



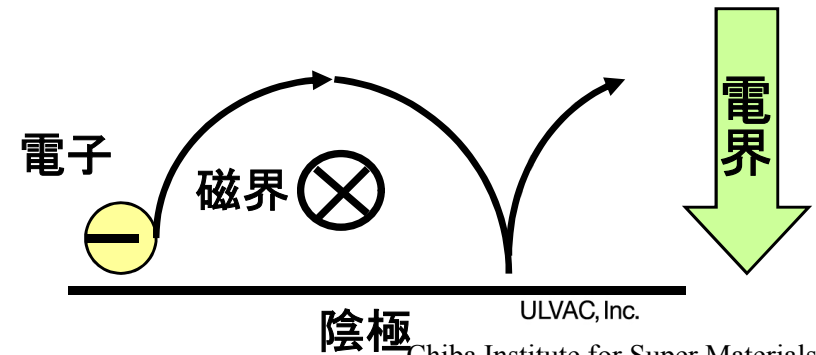
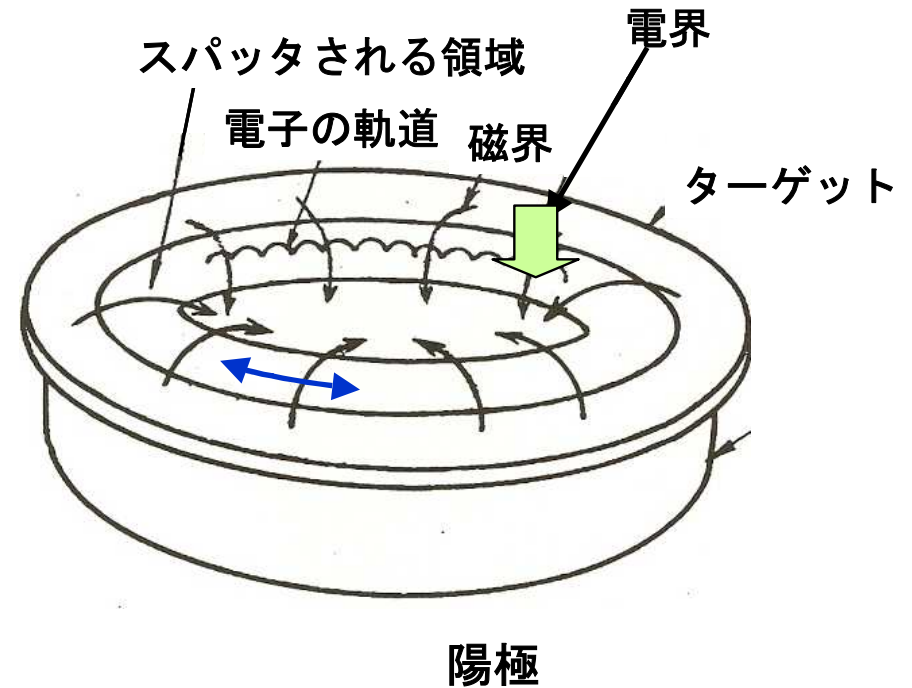
2-3.7 カソードの構造とエロージョン(2)

角板型: 曲率の小さな所でエネルギーロスが発生し偏りが起こる。



トロイダル型の磁場のトンネルが形成される。放電プラズマはトンネル周辺に拘束される。磁場が強いほど拘束力は大きい。

円板型: 均一なエロージョン



基板電極の働き

1.基板を保持する。

- スパッタ方向によって、その保持の仕方は様々

2.基板を加熱する。

- 膜質のコントロール

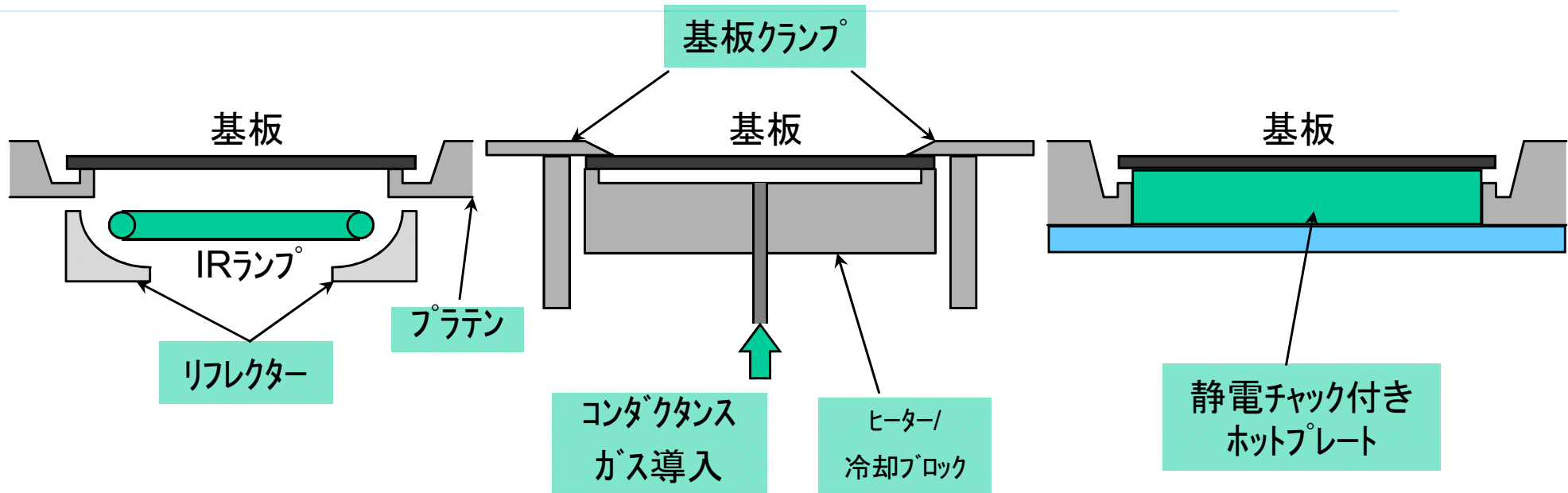
3.基板を冷却する。

- 基板の温度が上がりすぎてはならないとき、或いは積極的に冷却が必要な場合、冷却の機能を持つ必要がある

4.基板にバイアスを印加する。

- 付着強度を増す。段差被覆性を増すなどの目的で、基板にRF或いはDC電圧を印加する場合がある

2-3.9 基板加熱 / 冷却機構



ランプ加熱

*効率的に加熱し、昇温速度も速い。

プラズマ等の熱流入があると、温度を基板温度を制御できない。

ガスコンダクション加熱

*温度制御が比較的安定している。数百Paの裏面ガスを必要とする。

クランプ治具が必要なため全面デポ不可。

静電チャック付きホットプレート

*接触面の熱伝導が優れている為、正確な温度制御ができる。

全面デポ可能。

2-4.RFスパッタ

- DCスパッタ
 - 数百Vの直流電源を用いる。
 - **絶縁膜のスパッタは不可能。**
 - RFスパッタに比べレートも高く、基板へのダメージが少ない。
- RFスパッタ
 - **通常13.56MHzの高周波電源を用いる。**
 - **SiO₂等の絶縁膜のスパッタも可能。**
 - DCスパッタに比べ基板へのダメージが大きい。
 - 同一パワー印加で、DCスパッタに比べレートが約半分。
 - 対向電極が無くとも放電は起こる。
 - **マッチングボックスが必要で、比較的機構が複雑。**

2-4.2 なぜ絶縁体は DCスパッタできないか(1)

DCスパッタリング法は、導体ターゲットへの適用は可能だが、ターゲットが絶縁体の場合は入射する正イオンによる帯電でターゲット電位が上昇し、その結果イオンがターゲットに衝突できなくなる

ターゲットの静電容量をC、電位をV、ターゲットに入射する電流をIとする

ターゲットに蓄積される電気量はCVであるから、tを時間とすると、

$$\Delta(CV)=I\Delta t$$

静電容量Cは時間によらないため、

$$\Delta t=C\Delta V/I$$

である

2-4.2 なぜ絶縁体は DCスパッタできないか(2)

ここで、 $C \sim 10^{-12} \text{F}$ 、 $\Delta V \sim 10^3 \text{V}$ 、 $I \sim 10^{-2} \text{A}$ とおくと、

$$\Delta t \sim 10^{-7} \text{sec}$$

となる

したがって、10mA程度の電流が流れるような状態では、電位が**1kV上昇する**
のに0.1μsec程度しかかからないことがわかる

スパッタリング法では、**イオンの加速電圧は1kV程度**のことが多いので、もし
1kVで加速すれば0.1μsec程度でイオンはターゲットに衝突できなくなる

逆に、

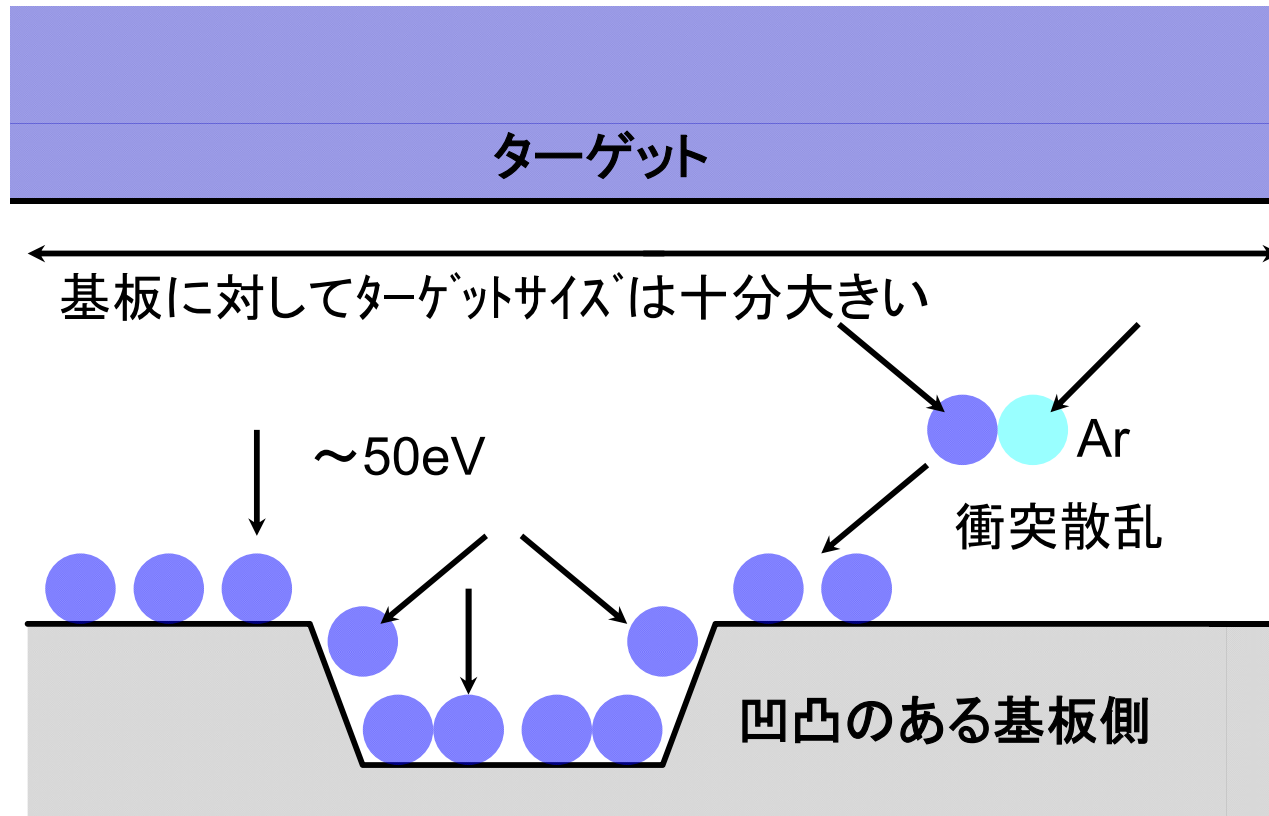
$$f = 1 / \Delta t \sim 10^7 \text{Hz} = 10 \text{MHz}$$

程度の周期でターゲットを交互に正負にしてイオンによる帯電を打ち消せば、
ターゲットの電位上昇を防ぐことができる

2-5.スパッタ成膜の特長

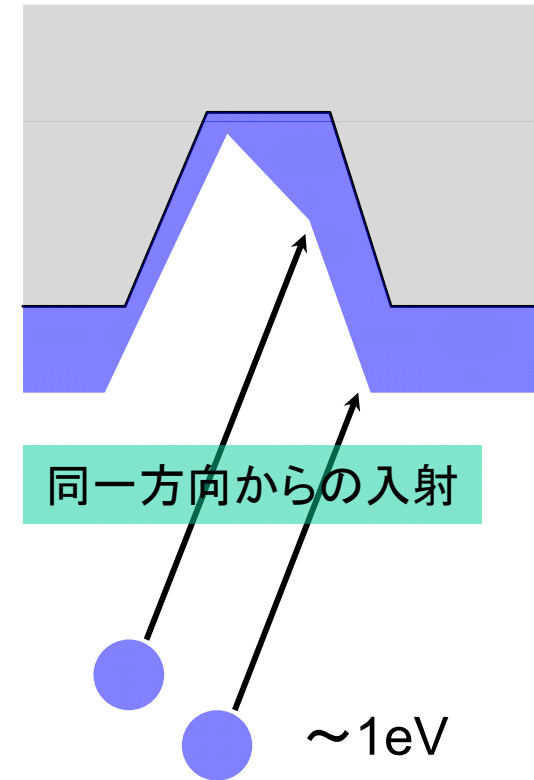
- **段差被覆性(ステップカバレッジ)に優れている。**
 - ソースが広い為に、異方性が強い。
 - プロセスガス圧力が高い為、平均自由行程が短く、飛行途中の成膜原子に散乱が起こる。
- **膜厚分布が比較的取り易い。**
 - ソース(ターゲット)が広い為。
- **合金膜の組成制御がし易い。**
 - ターゲットを合金にする事で対処できる。
- **カソードなどの設置方向に制約が無い。**
- **自動化し易い。**
 - **成膜再現性に優れている。タイムパワー制御可能。**
 - ターゲットの交換頻度が低く量産に適している。

2-5.1 膜厚分布、段差被覆性



スパッタの場合

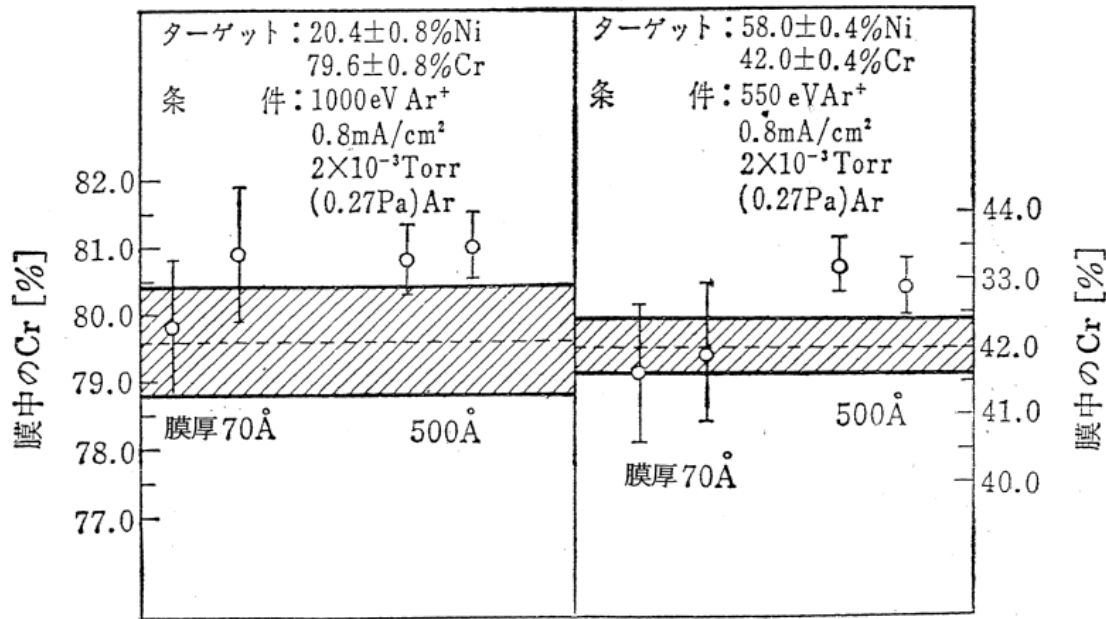
ターゲットの大きさ、放電圧力:分布、段差被覆性に優れる。



蒸着の場合

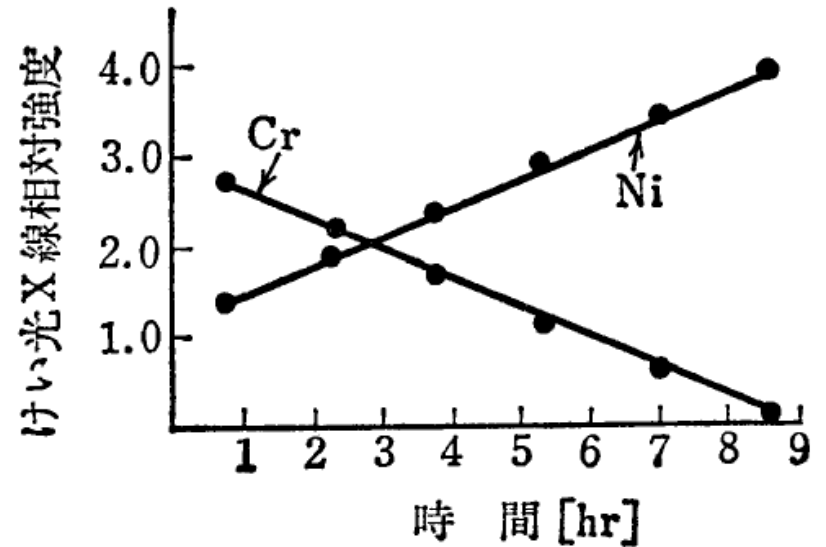
2-5.2 合金スパッタ

スパッタ



20 Ni-80 Cr および 58 Ni-42 Cr のスパッタ膜の組成

蒸着



ニクロム蒸着膜の組成変化

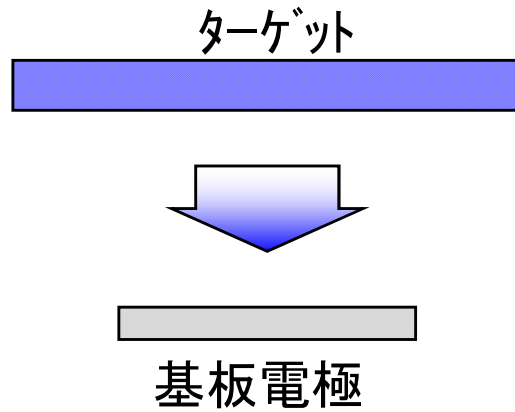
2-5.2 合金スパッタ

マグネトロンスパッタで形成した Al 合金膜の組成

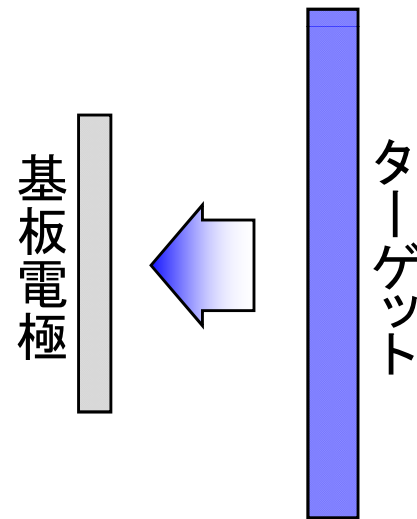
材 料	ターゲット中 合金成分	スパッタ膜中 合金成分	
2014 Al Alloy	Cu	3.9%~5%	3.81%
	Si	0.5%~1%	0.86%
	Mn	0.4%~1.2%	0.67%
	Mg	0.2%~0.8%	0.24%
	Fe	1.0%	0.21%
	Cr	0.10%	0.02%
	Zn	0.25%	0.24%
Al+Cu+Si	Cu	4%	3.4%
	Si	2%	2.3%
Al+Si	Si	2%	2%±0.1%

(Wilson, Terry (1976) より²⁰⁾)

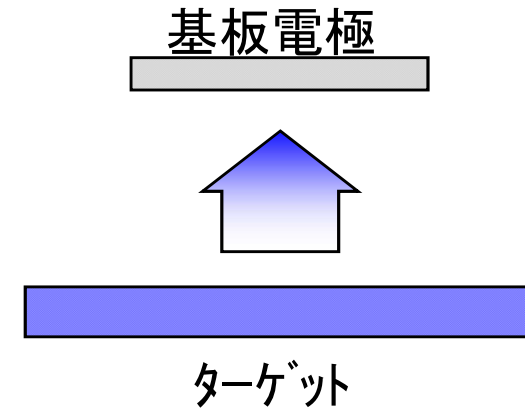
2-5.3 ターゲットと基板の設置方向



スパッタダウン



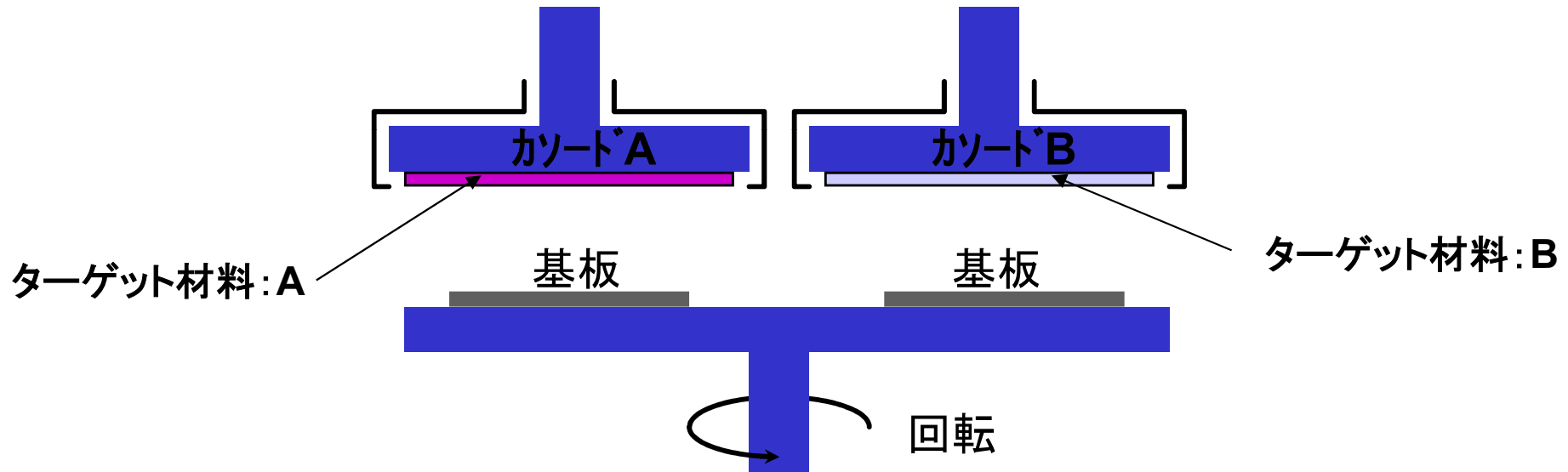
サイドスパッタ



スパッタアップ

2-6. 各種スパッタリング方法

2-6.1 Co-スパッタ



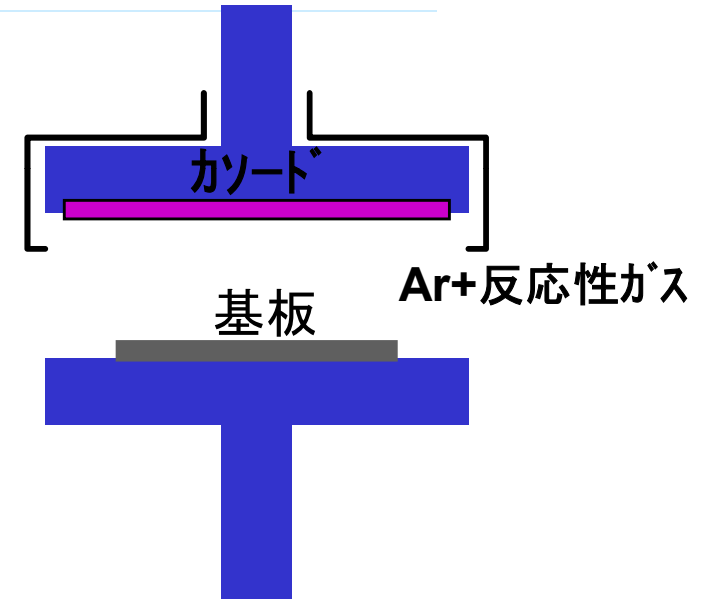
- ・合金や混合物を成膜するときを使用する場合がある。
- ・混合比率が幅広くコントロールできる。

一般の放電ガスArにO₂やN₂を添加して、

- 1) ターゲット材料と添加ガスの化合物を形成する
- 2) 化合物ターゲットにおける元素毎のスパッタ率差により発生する組成ずれを補償する

たとえば、

SiO₂のスパッタでは、O₂添加をおこなわないと膜はSiO_xになるが、O₂を添加したリアクティブスパッタリングで条件をうまく設定すればSiO₂を得ることができる



2-6.2 リアクティブスパッタ法(2)

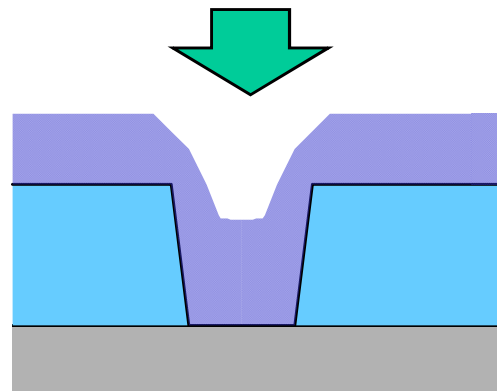
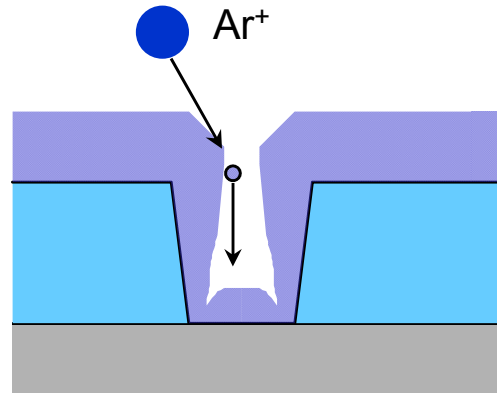
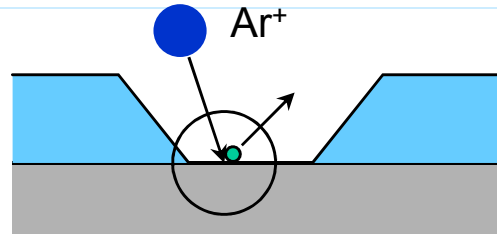
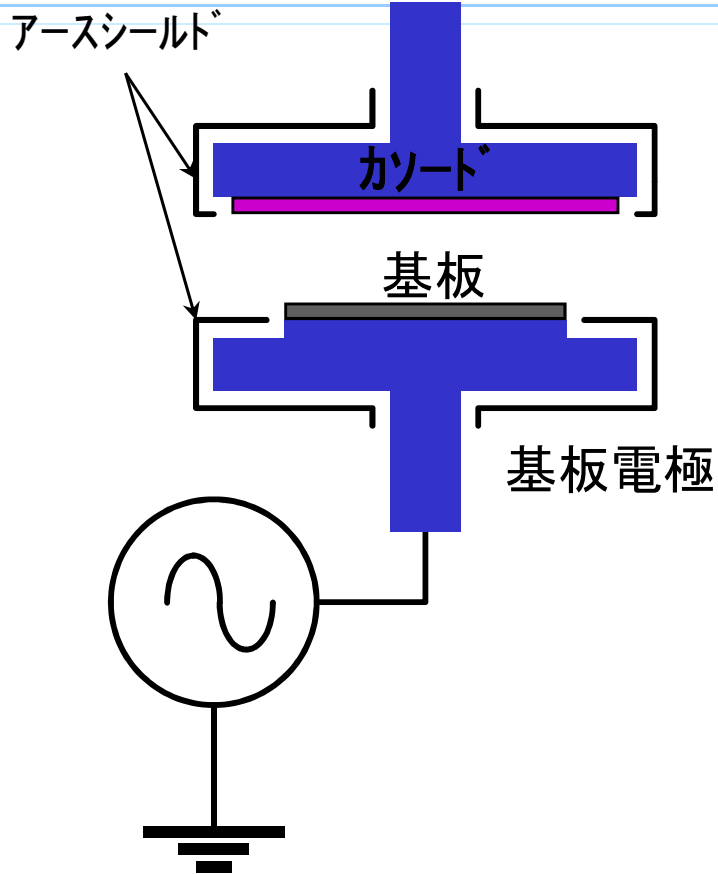
リアクティブスパッタリングによる反応生成物

ターゲット	薄膜	ガス	ターゲット	薄膜	ガス
Al	AlN	Ar+N ₂ , NH ₃	Ta	Ta ₂ O ₅	Ar+O ₂ , Ar+H ₂ O
	Al ₂ O ₃	Ar+O ₂ , O ₂		Ta-O-N	Ar+O ₂ +N ₂
Cd	CdO	Ar+H ₂ O, Ar+O ₂	Ti	TiC	Ar+CH ₄ , Ar+C ₂ H ₂
	CdS	Ar+H ₂ S		TiN	Ar+N ₂ , Ar+NH ₃
Cr	Cr-C	Ar+CH ₄	V	TiO ₂	Ar+O ₂ , Ar+H ₂ O
	Cr-O	Ar+O ₂		V-C	Ar+C ₂ H ₂
Co	Co-O	Ar+O ₂	W	VO	Ar+O ₂
Cu	CuS, Cu ₂ S	Ar+H ₂ S		WC	Ar+CH ₄
	CuO	Ar+O ₂ , Ne+O ₂	WO ₃	Ar+O ₂	
Fe	Fe-C	Ar+CH ₄	Zn	ZnO	Ar+O ₂ , Ar+H ₂ O
	Fe ₂ O ₃	Ar+O ₂		ZnS	Ar+H ₂ S
Ga	GaAs	Ar+As	Zr	ZrN	Ar+N ₂
Ge	Ge-N	Ar+N ₂		ZrO ₂	Ar+O ₂
Hf	Hf-C	Ar+C ₂ H ₂	Al-Si	Al ₂ O ₃ -SiO ₂	Ar+O ₂
	Hf-N	Ar+N ₂	Au-Si	Au-Ta ₂ O ₅	Ar+O ₂
	HfO ₂	Ar+O ₂	Au-W	Au-WO ₃	Ar+O ₂
Mg	MgO	Ar+O ₂	Ba-Ti	BaTiO ₃	Ar+O ₂
	MnO	Ar+O ₂	Bi-Ta	Bi ₂ O ₃ -Ta ₂ O ₅	Ar+O ₂
Mo	MoC	Ar+CH ₄	Bi-Ti	Bi ₂ O ₃ -TiO ₂	Ar+O ₂
	MoS ₂	Ar+H ₂ S	Cd-Cu	CdO-CuO	Ar+O ₂
	Mo-O	Ar+O ₂		CdS-CuS	Ar+H ₂ S
Nb	Nb-C	Ar+CH ₄ , Ar+C ₂ H ₂	Cd-In	CdS-In ₂ S ₃	Ar+H ₂ S
	NbN	Ar+N ₂		CdO-In ₂ O ₃	Ar+O ₂
	Nb-O-N	Ar+N ₂ +O ₂	Cd-Zn	CdS-ZnS	Ar+H ₂ S
Ni	NiC	Ar+CH ₄	Cr-Mo	Cr-Mo-O	Ar+O ₂
	NiO	Ar+O ₂	Cu-Fe	CuO-Fe ₂ O ₃	Ar+O ₂
Pb	PbO	Ar+H ₂ O, Ar+O ₂	Hf-Ta	HfN-Ta ₂ N	Ar+N ₂
	PbO	O ₂	In-Sn	In ₂ O ₃ -SnO ₂	Ar+O ₂
	PbS	Ar+H ₂ S	Li-Nb	LiNbO ₃	Ar+O ₂
	PbN	Ar+N ₂	Ni-Fe	NiO-Fe ₂ O ₃	Ar+O ₂
	Pb ₂ O ₃	Ar+O ₂	Ni-Ti	NiO-TiO ₂	Ar+O ₂
Si	SiC	Ar+C ₂ H ₂ , C ₂ H ₂	Pb-Te	PbO-TeO ₂	Ar+O ₂
	Si ₃ N ₄	Ar+N ₂ , Ar+NH ₃ , N ₂ , NH ₃ , NH ₃ +SiH ₄	Pb-Ti	PbTiO ₃	Ar+O ₂
	SiO ₂	O ₂	Pt-Ta	Pt-Ta ₂ O ₃	Ar+O ₂
	Si-O-N	Ar+N ₂ +O ₂	Pt-Ti	Pt-TiO ₂	Ar+O ₂
	Si:H	Ar+H ₂ , H ₂	Pt-W	P-WO ₃	Ar+O ₂
	Si:F	Ar+SiF ₄	Sn-Sb	SnO ₂ -Sb ₂ O ₃	Ar+O ₂
	Sn	SnS	Ar+H ₂	Ta-Si	Ta ₂ O ₅ -SiO ₂
SnO		Ar+O ₂ , O ₂	Ta-Ti	Ta ₂ N-TiN	Ar+N ₂
Ta	TaC	Ar+CH ₄ , Ar+C ₂ H ₂	Ti-Ni	TiO ₂ -NiO	Ar+O ₂
	Ta-N	Ar+N ₂	Zn-Cu	ZnS-CuS	Ar+H ₂ S

出典：Vossen and Kerr³³⁴⁾, 早川茂・和佐清孝³³⁵⁾

Inc.

2-6.3 バイアススパッタ

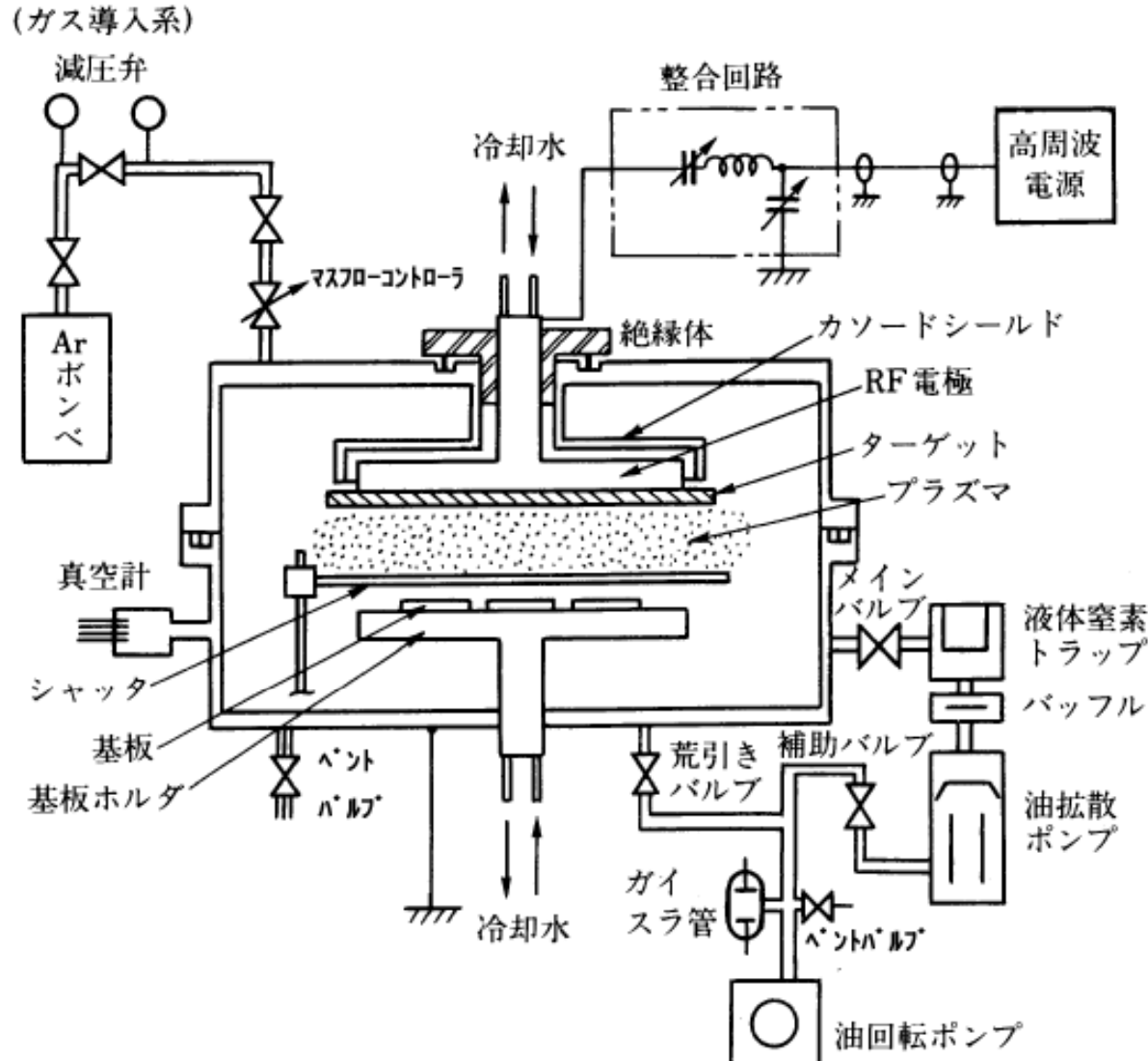


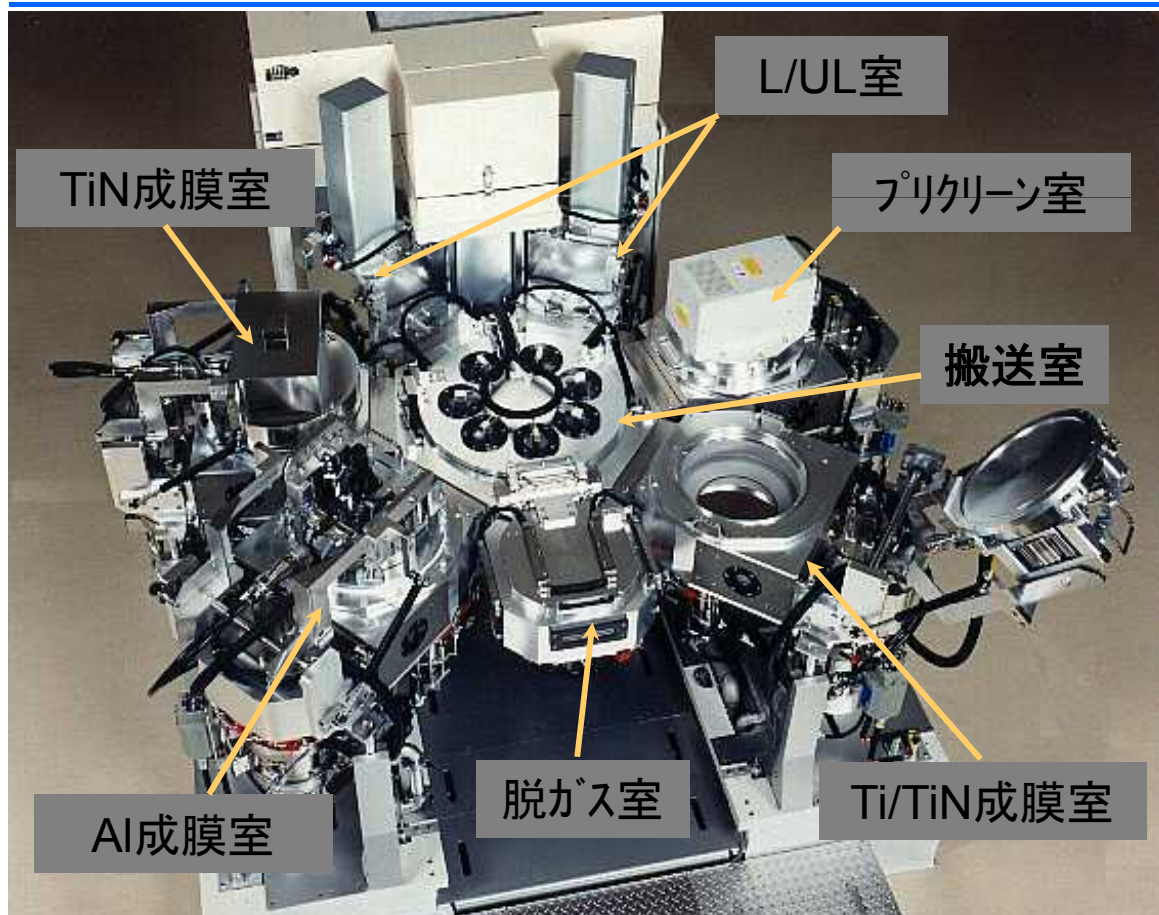
*不純物除去、表面活性化。
 付着力が増す。

*オーバーハングをAr⁺により叩き
 落とし、段差内の膜厚を増す
 。

機構が複雑な事、アルミ膜な
 どの場合、**膜中にArが多量
 に混入する**ため、使用には要
 注意。

2-7. 典型的バッチ式スパッタ装置の構成





マルチチャンバーシステムが必要な理由

- 真空中で積層の成膜が必要となってきた。
 - Ti/TiN(下地膜)→AlSiCu(配線膜)→TiN(ARC)
- 反応性ガスの汚染を避ける必要がある。
 - TiN成膜時に窒素を使用して反応性スパッタを行うが、窒素がAlに混入すると、配線の信頼性が低下する。
- メンテナンス時チャンバー毎に行うことにより、実質ダウンタイムを短縮する。

*搬送室と各部屋の間には仕切りバルブがあり、各部屋独立で排気されている。

1. ULVAC概要

2. スパッタリングの基礎

3. スパッタリングで量産されるデバイス例

4. ターゲット

アルバックの技術が生かされている例 (スマートフォン)

液晶ディスプレイ

有機ELディスプレイ

FPD・PV製造装置

(スパッタリング、PE-CVD、
 ODF、真空蒸着装置、薄膜封止、インクジェット他)

タッチパネル

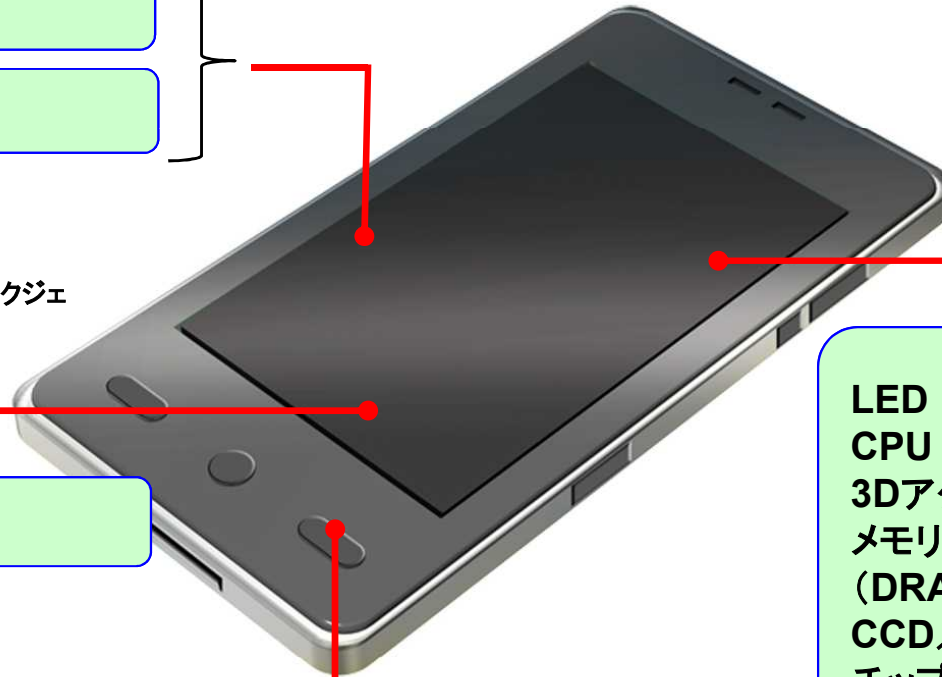
FPD・PV製造装置

(巻取式スパッタリング、
 インラインスパッタリング)

Taコンデンサー

一般産業用装置

(真空熱処理炉)



LED
 CPU
 3Dアクセラレータ
 メモリー
 (DRAM、フラッシュ)
 CCD/レンズ
 チップコンデンサ
 マイクロフォン
 高周波デバイス
 3次元加速センサー
 方位測定センサー等

半導体及び電子部品製造装置

(スパッタリング、エッチング、真空蒸着、イオン注入、
 レジストストリッピング他) ULVAC, Inc.

半導体及び電子部品製造装置

(スパッタリング、エッチング、真空蒸着、イオン注入、レジストストリッピング他)

フラッシュメモリー

DRAM

CPU



液晶ディスプレイ

FPD・PV製造装置

(スパッタリング、PE-CVD、レーザーアニール、ODF 他)

レンズ

半導体及び電子部品製造装置

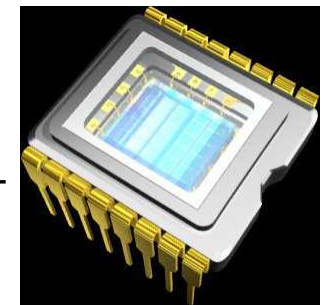
(スパッタリング、エッチング、イオン注入他)



イメージセンサー

半導体及び電子部品製造装置

(スパッタリング、エッチング、真空蒸着、イオン注入、レジストストリッピング PE-CVD他)

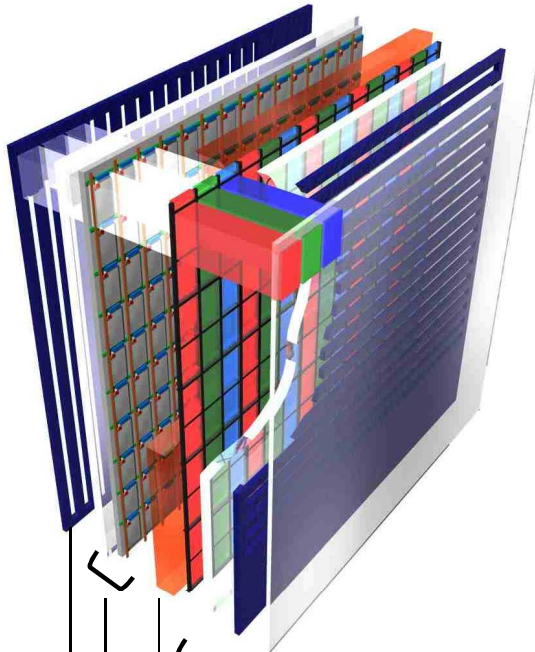


アルバックの技術が生かされている例 (薄型テレビ)

液晶ディスプレイ

FPD・PV製造装置

(スパッタリング、PE-CVD、
レーザーアニール、ODF 他)



偏光フィルター

カラーフィルター・透明導電膜 (ITO)

液晶・スペーサー

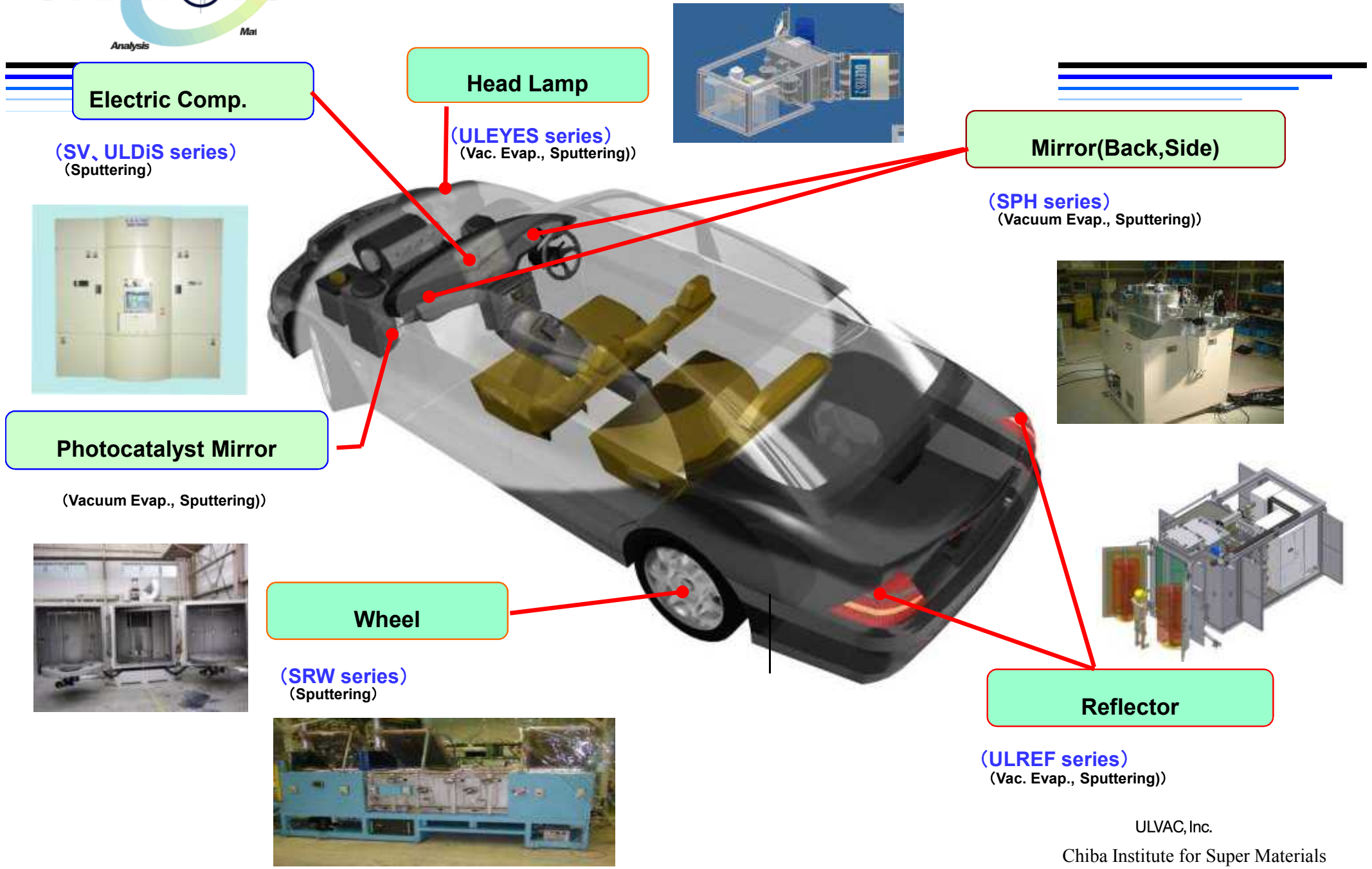
TFTアレイ

偏光フィルター



ULVAC Automotive Solution (for functional film)

ULVAC
Ultimate in Vacuum since 1952



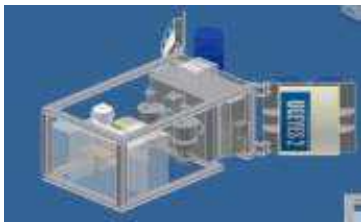
Electric Comp.

(SV, ULDiS series)
(Sputtering)



Head Lamp

(ULEYES series)
(Vac. Evap., Sputtering)



Mirror(Back,Side)

(SPH series)
(Vacuum Evap., Sputtering)



Photocatalyst Mirror

(Vacuum Evap., Sputtering)



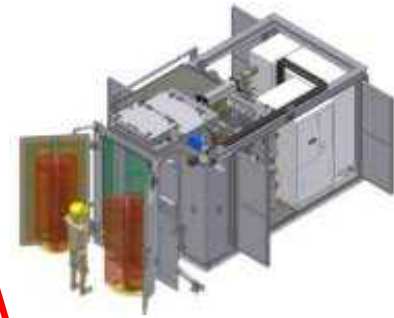
Wheel

(SRW series)
(Sputtering)



Reflector

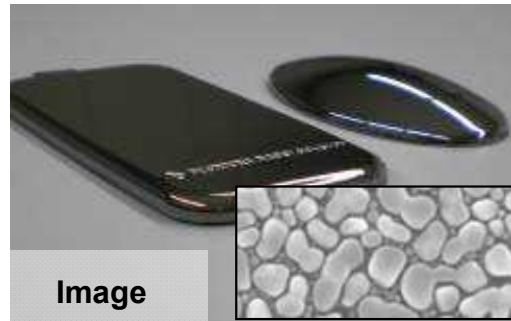
(ULREF series)
(Vac. Evap., Sputtering)



わかりやすい応用例



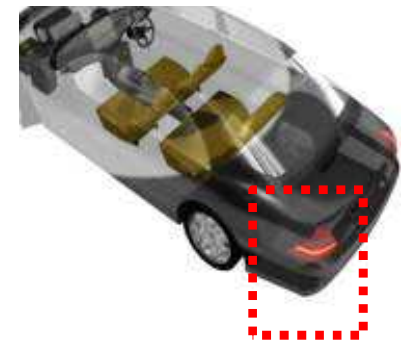
Side mirror



Insulated film for resin (plastic)

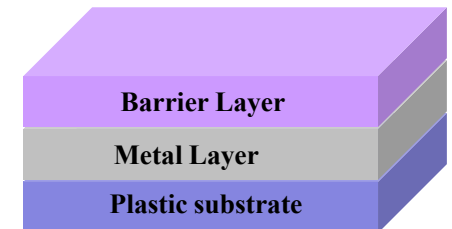
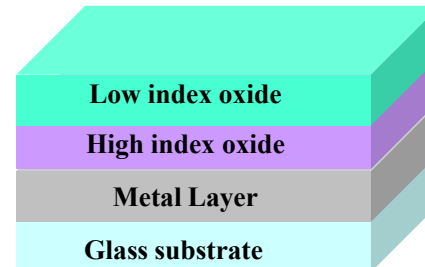
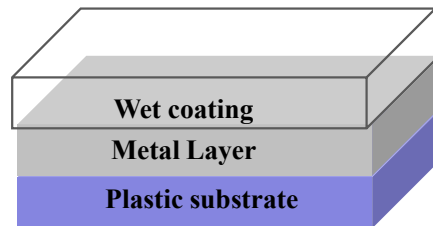
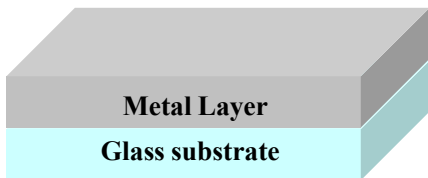


Colored mirror



Small lamps

Example structure



変わったスパッタ応用例

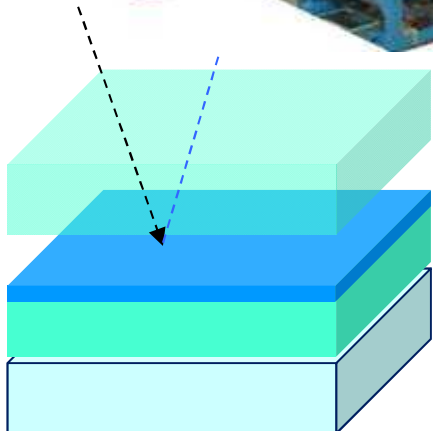


Image of W heel

w/o sputter



with sputter

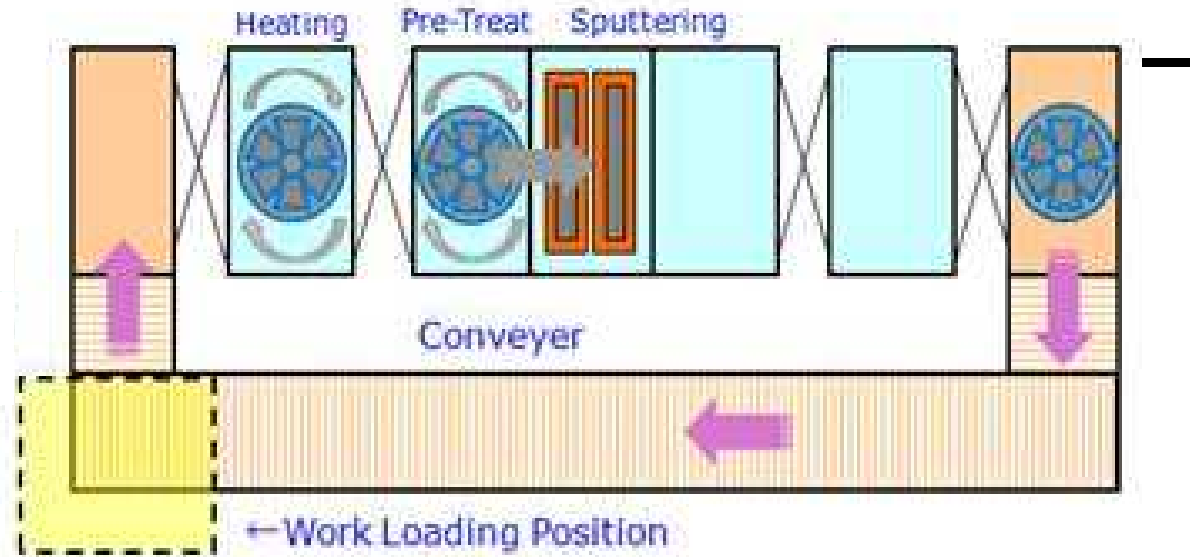


Wet coating
 (protective and durability)

Metal film (sputter)

Wet coat - (for flatness)

3D work



Key Features:

Wet plating to Dry process = Sputtering

- ☑ Simple color variation by utilizing metal alloy (target change)
- ☑ Waste disposal is required for Wet plating.

Sputter is clean

☑ Sputtering process is stable and good repeatability. Demonstrated in all fields for mass production.

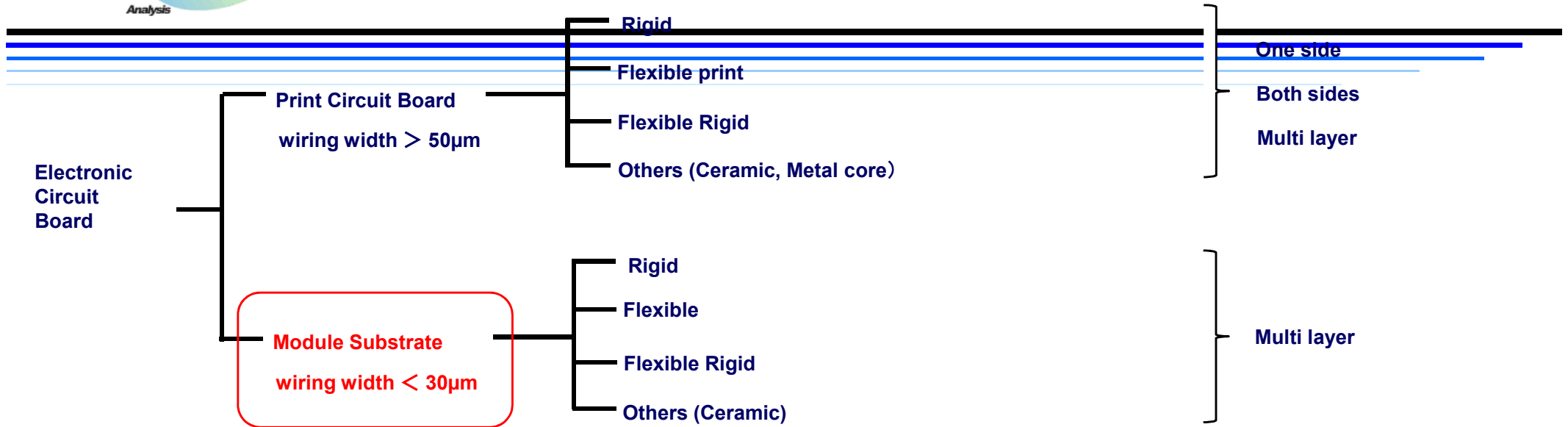
☑ Film to all sides (3D type work) by rotating the wheel during deposition.

3-1.PCB実装

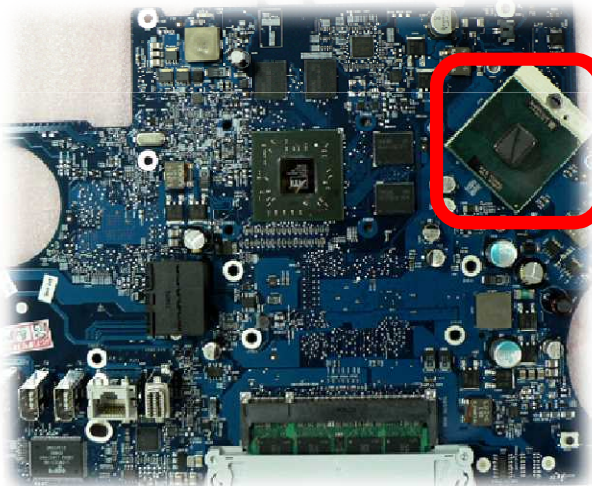
Application

Type

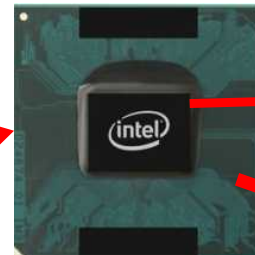
Sides



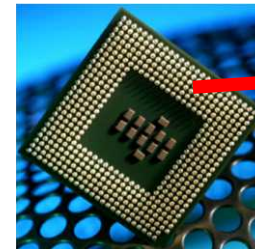
Mother board in side PC (example)



Front

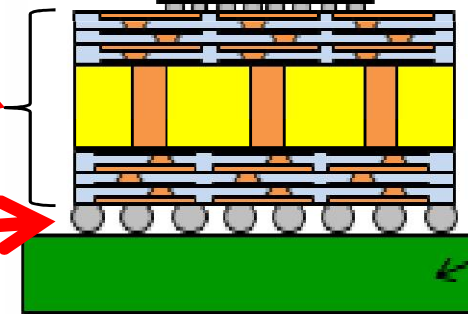


Back



Electronic Circuit Board

Chip

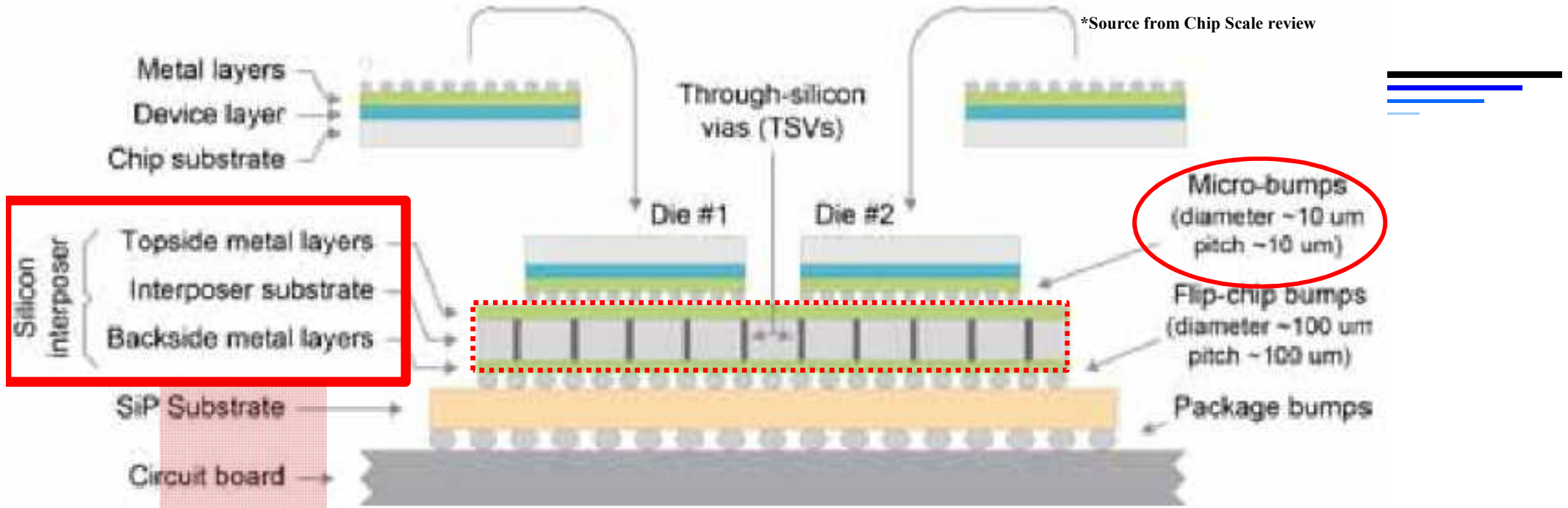


Interposer
 (モジュール基板)

Mother Board
 (プリント配線板)

Module Substrate : Interposer
 (Substrate capable to attach Bare Semiconductor chip)

どうしてスパッタか？の例

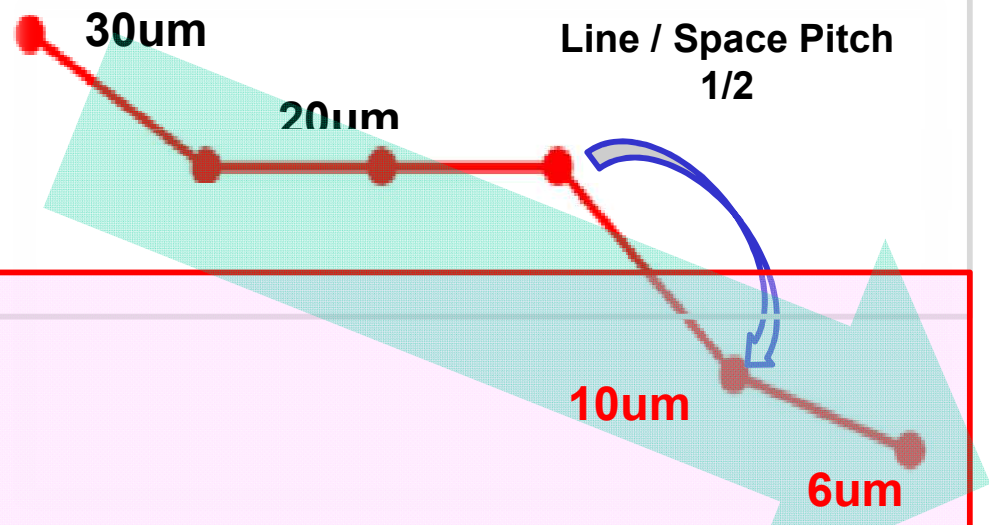


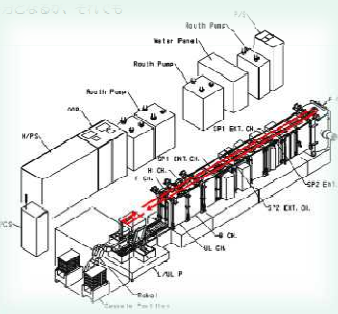
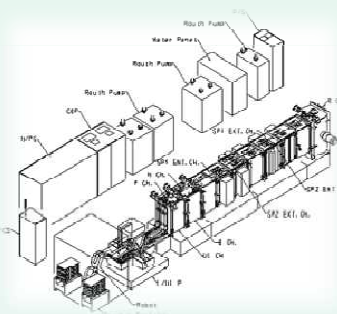
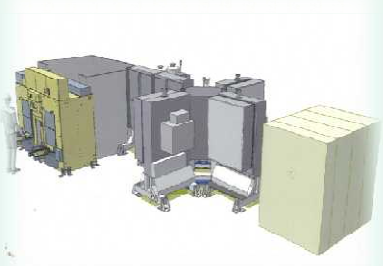
Wet Plating Process

Wet Etching Process

Dry Sputter Process

Dry Ashing, Etching



Pitch	20um	10um	6um
Seed Layer Process	Wet : Cu Plating	Dry : Ti/Cu Sputter * Cu seed layer to achieve required adhesion. * Low temperature process due to thinner substrate * Step coverage of Via	Dry : Ti/Cu Sputter
Desmear residue removal	Chemical Wet Etching	Chemical Wet Etching	Gas Dry Ashing, Etching * Edge area bottom of Via Resin residue
Descum DFR removal (DFR=Dry Film Resist)	Chemical Wet Etching	Chemical Wet Etching	Gas Dry Ashing, Etching *To secure Micro wire width.
ULVAC Lineup Sputtering	N/A	 <p>Model : SIV</p>	 <p>Model : SCV</p>  <p>Model : SMV</p>

History for resin PCB substrate process system

System delivery result for resin PCB substrate application

2007 : SCV-500R mass production sputter system delivered to customer's site
Started mass production process for glass epoxy substrate application

24 pcs/Hr (□500mm side phase)

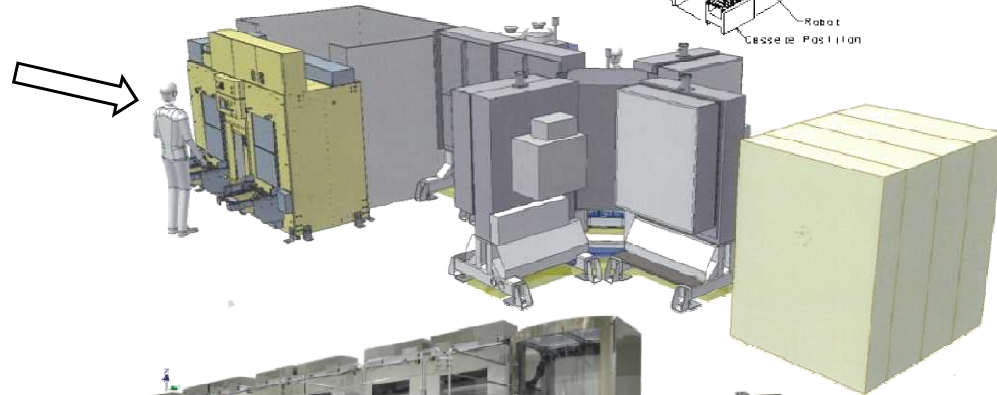
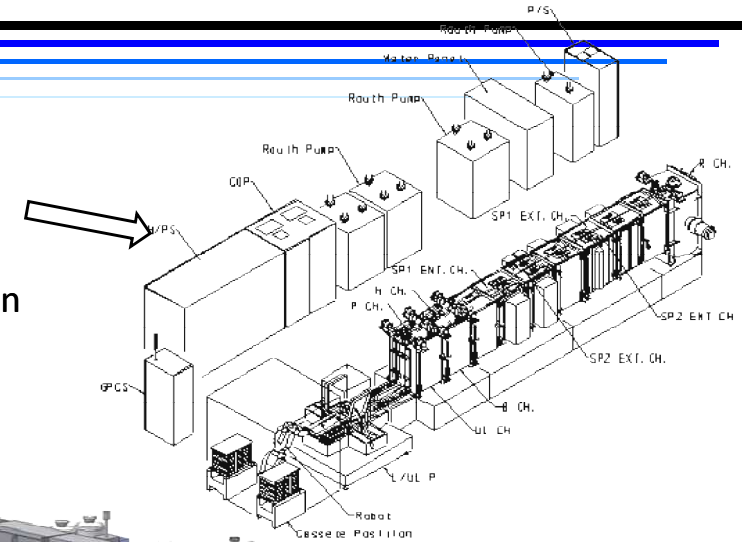
2010 : Upgrade for productivity (36pcs/Hr)
(□500mm side phase)

- Addition of ion gun: 2 sets to 3 sets
- Change of process condition

2011 : SMV-500F sputter evaluation start
Production trial for major PCB manufacturer (26pcs/Hr)
(□500mm **Both side**)

2012 : RIH series etching evaluation start
Dry Desmear evaluation by Dry process

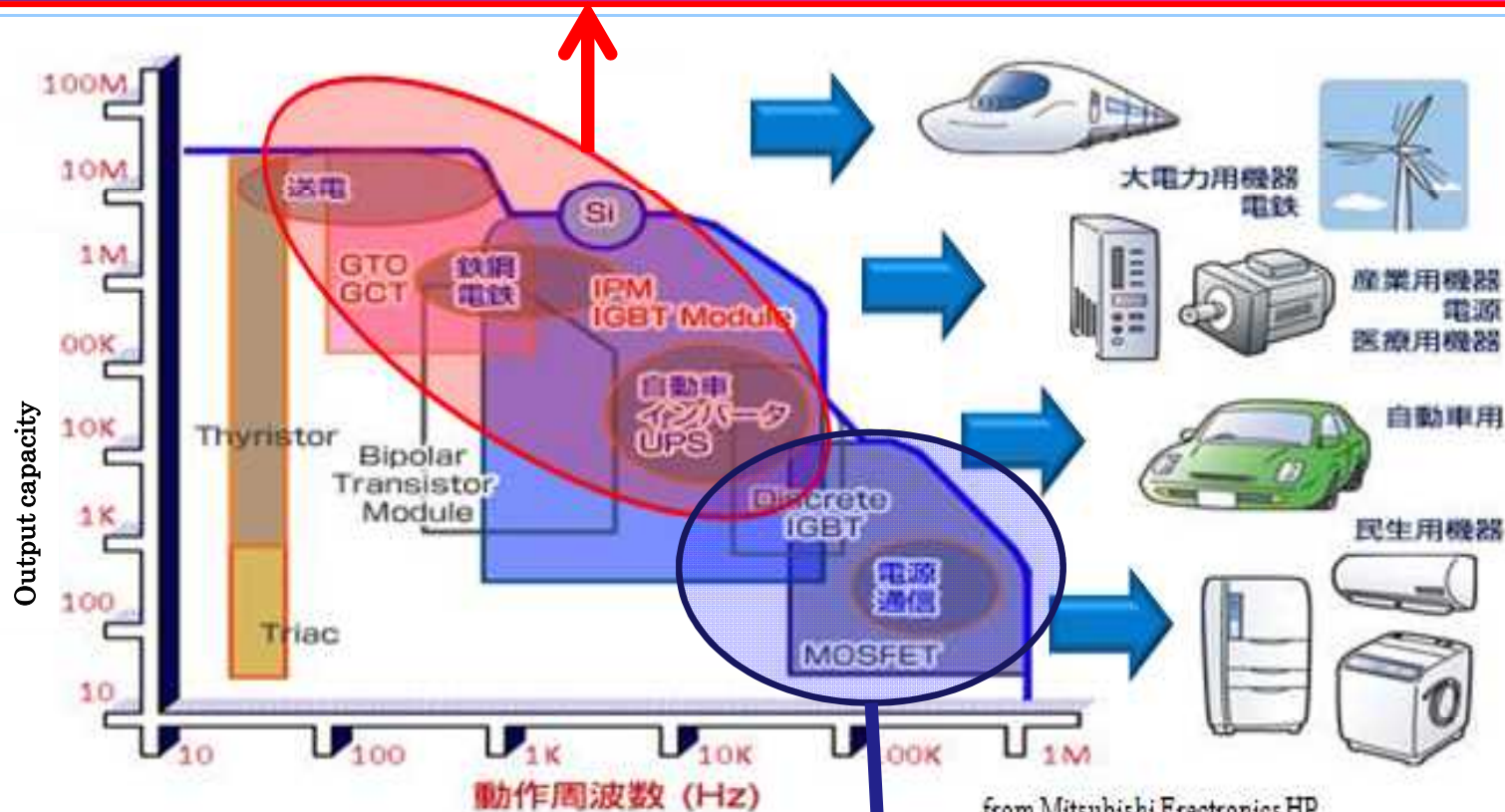
2014 : SCV-500 sputter evaluation start
Production trial for major PCB manufacturer (90pcs/Hr)
(□500mm **Both side**)



3-2. パワーデバイス

IGBT Applications (Now) Si → (Future) SiC

Train, HV, Industrial Motor Control, PV, Strobe of digital camera, Inverter of air conditioner, Uninterruptible power supply and etc.



from Mitsubishi Electronics HP
 現在、中・大容量電力変換に適用されているパワーエレクトロニクス技術の発展の殆どが、IGBTやIPM技術の進化にて支えられている。
 資料：三菱電機HPより

MOSFET Applications (Now) SiC is becoming mainstream
 Switching power supply for Smartphone, TV driver, circuit and power supply and etc.

NA-series

V8-series

NE-series

V8-series

MLX-3000N



<Ion Implant>



<Ashing>



<Anneal>



<Etching>



<LP-CVD >



<Sputtering>

Front-Side

Ion Implant

Ashing

Anneal

Etching

CVD

Contact electrode

Back-Side

Ion Implant

Anneal

Back Metal Deposition

SOPHI



<Ion-Implant>

V8-series



<Anneal>

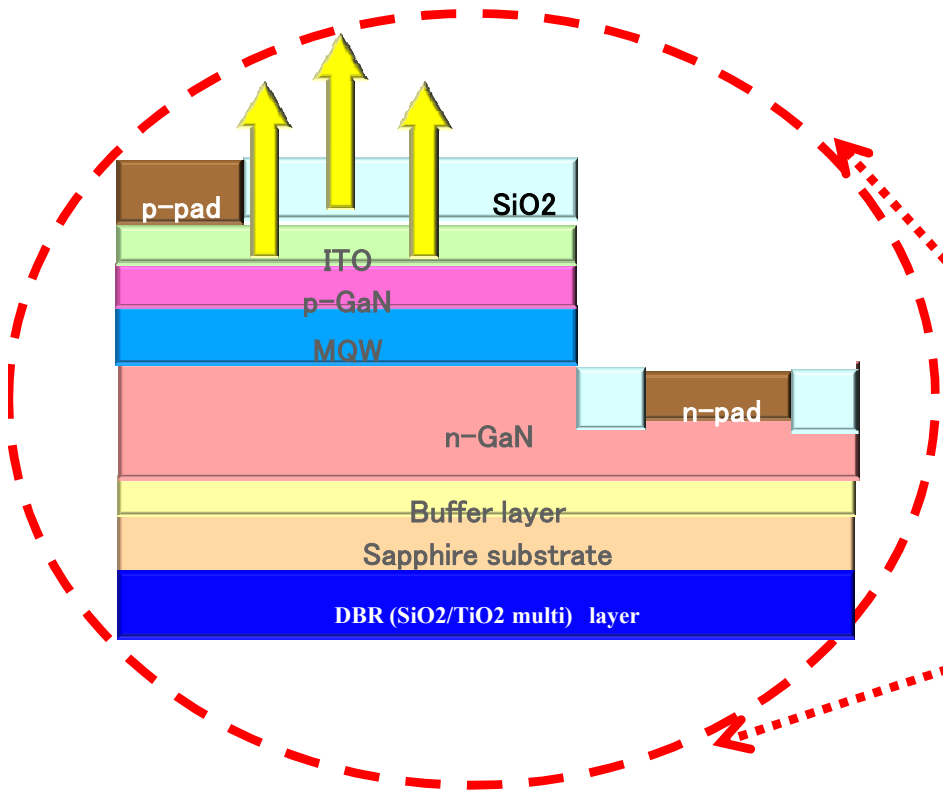
SRH-420



<Sputtering>

3-3.LED

LED Application example : Structure of General Lighting



【LEDパッケージ/チップ】

*下写真は、SMDハイパワー型のパッケージ例。
 (LEDパッケージ)

LEDチップ

断面図

LEDパッケージ LEDチップ

・弊社の装置はチップ製造に関係する。パッケージには関係しない。

【LED電球】

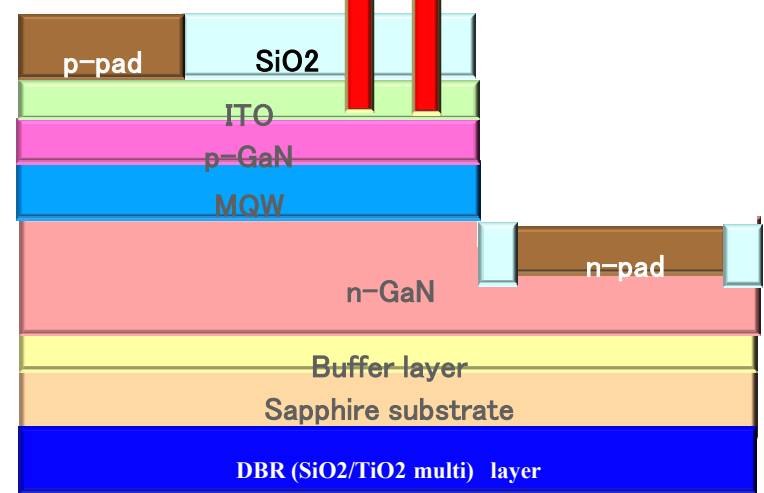
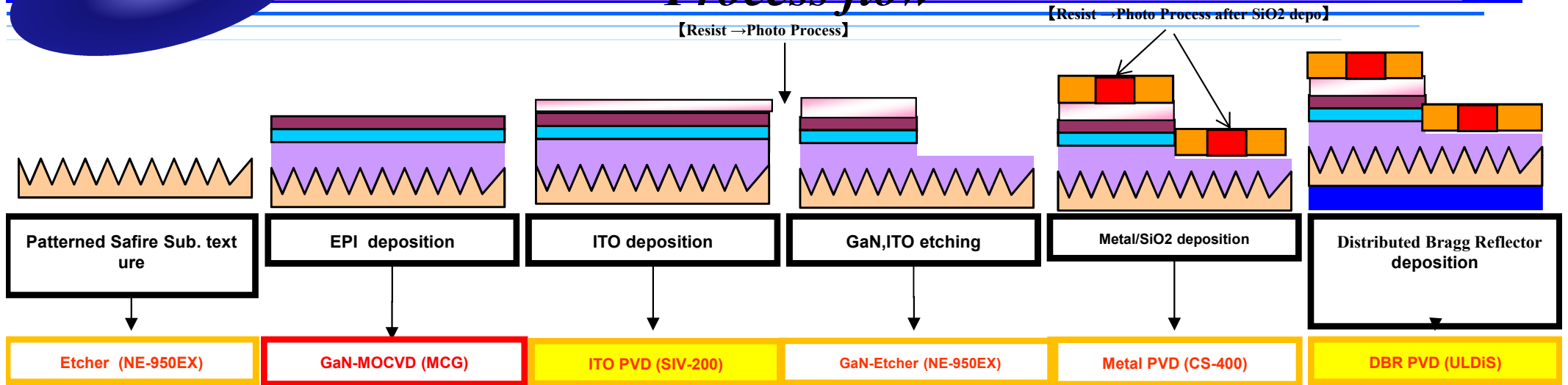
(断面図)

(LED電球)

Panasonic
 LD4TD-A1

Gen1

Process flow

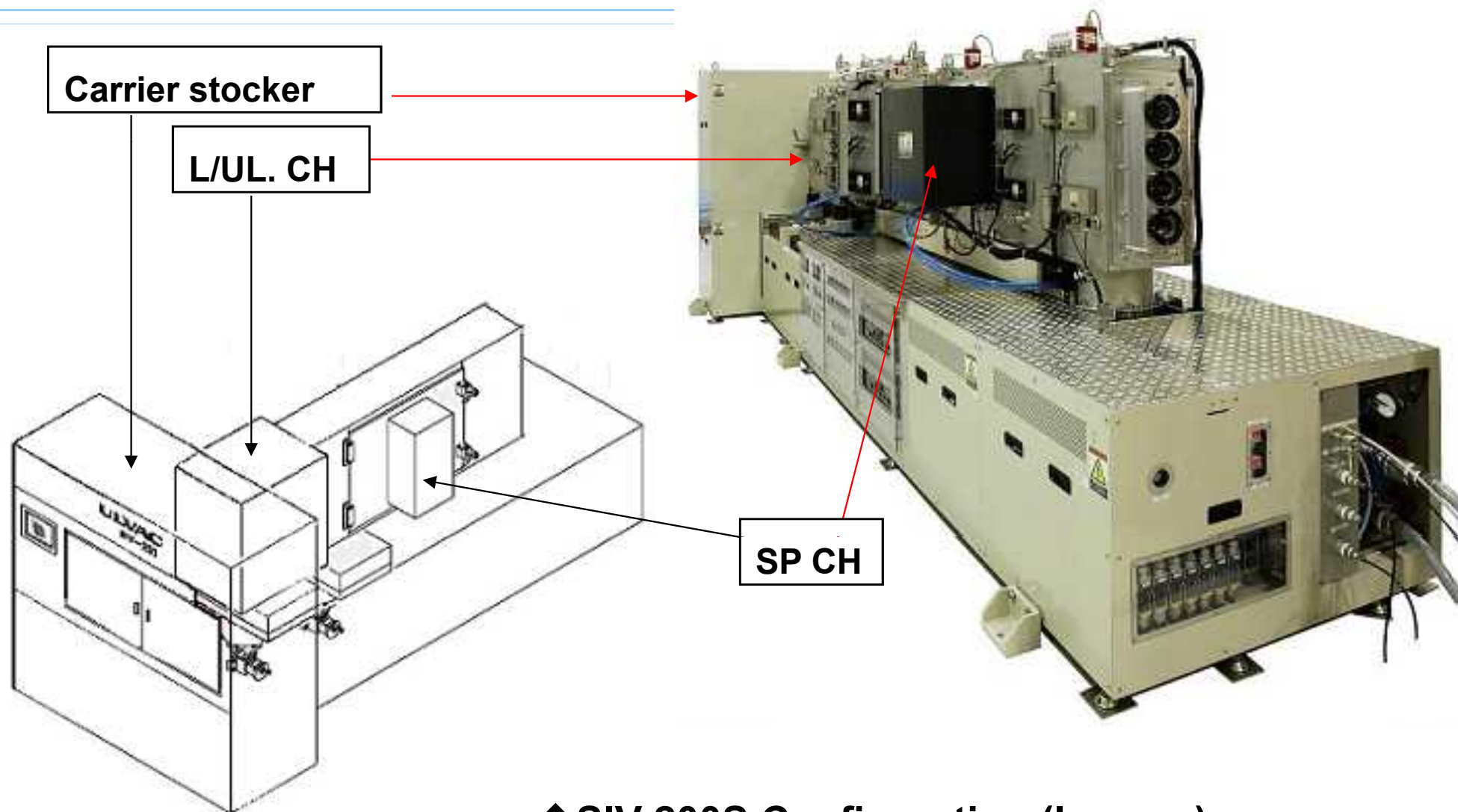


ULVAC, Inc.

Chiba Institute for Super Materials

※多層膜反射鏡(DBR: distributed. Bragg reflector)

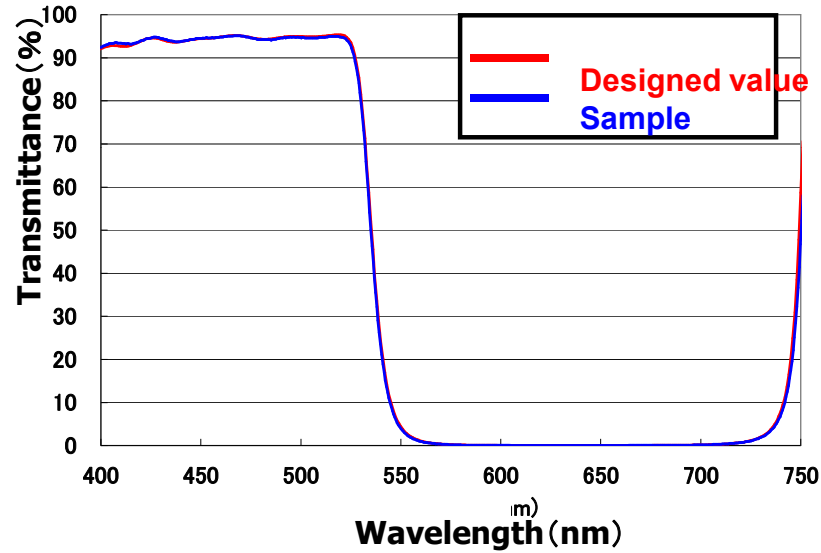
インターバック式スパッタ装置 SIV-200S



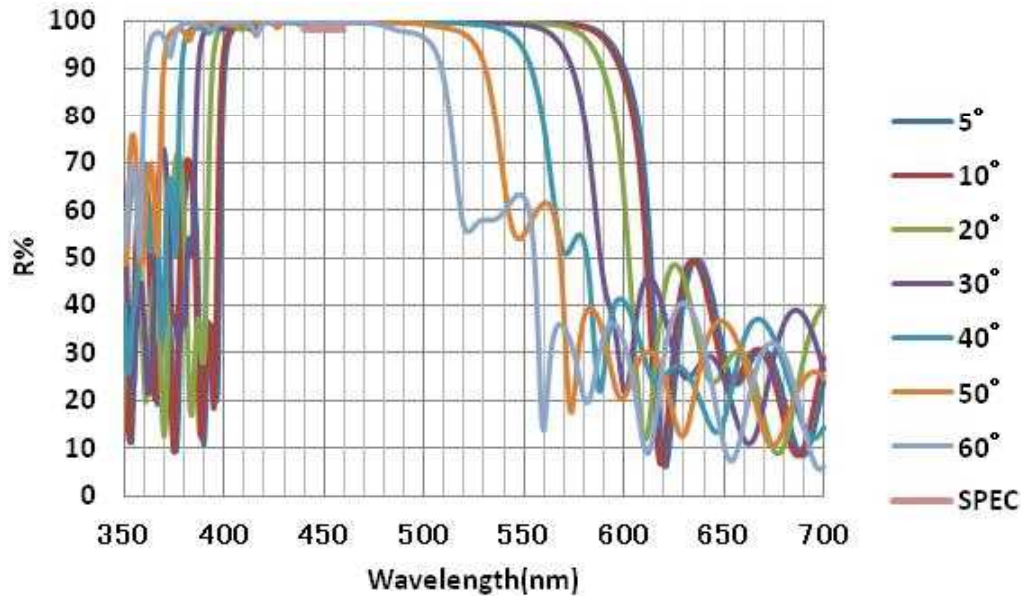
◆SIV-200S Configuration (Images)

3-4. 光学膜

光学多層膜による膜設計



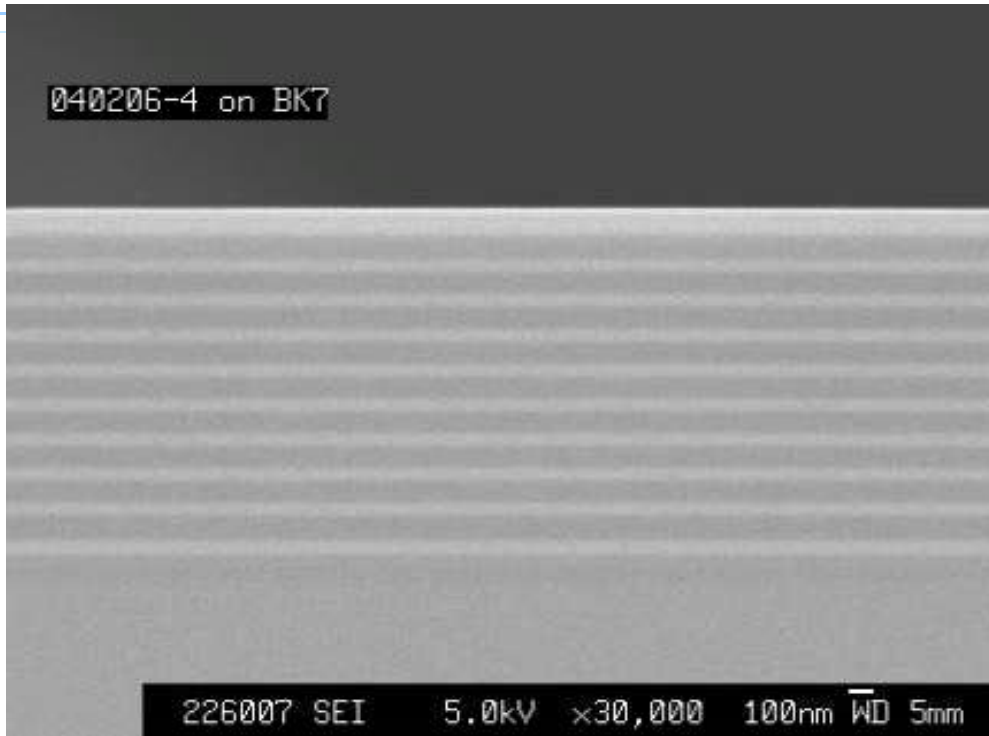
Ta2O5/SiO2 : 23層



DBR_ : 39層

Distributed Bragg Reflector

光学薄膜用デジタルスパッタ装置 **ULVAC** ~ULDiSシリーズ~ Ultimate in Vacuum since 1952




3-5. 全固体薄膜Li₂次電池

※Nuricell's TFB cell.

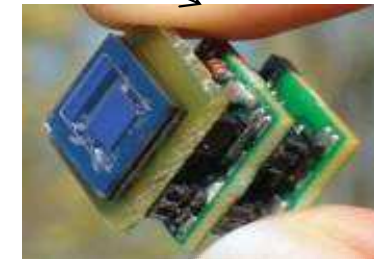
TFB Specifications

20mm x 20mm Thin Film battery			
Active area	20mm x 20mm	Operation Temp.	-20 ~ 80 °C (max 120 °C)
Cell area	25mm x 35mm	Capacity	0.5 ~ 1mAh
Total thickness	Under 100µm	Cycling	~ 10,000
Operation Voltage	3.0 ~ 4.1V (max 4.2V)	Bending (ISO10373-1)	Above 1,000
Operation Current	Under 15mA	Twist (ISO10373-1)	Above 1,000

NURICELL World No.1 in Thin Film Battery



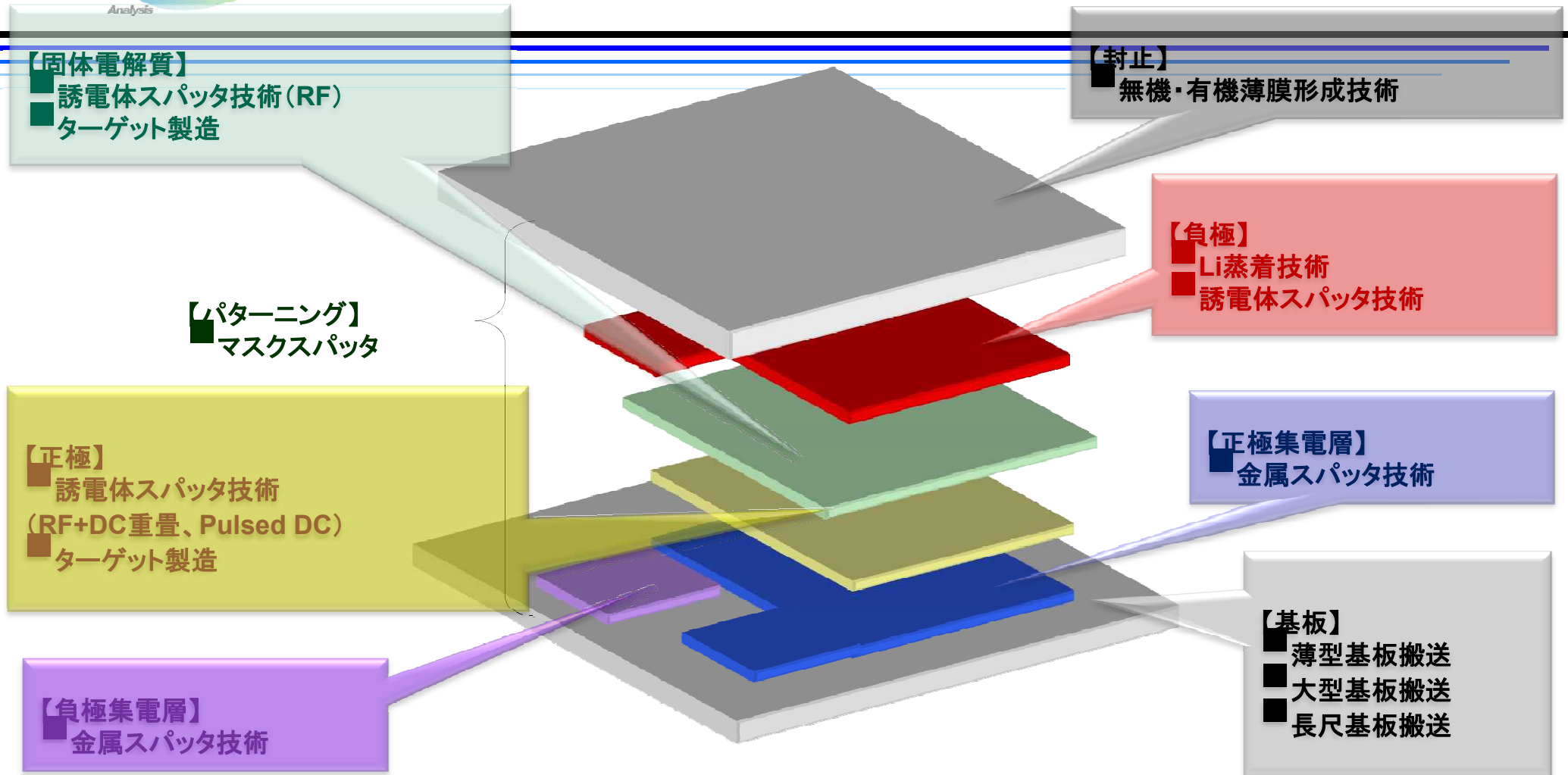

Smart card



Wireless Sensor

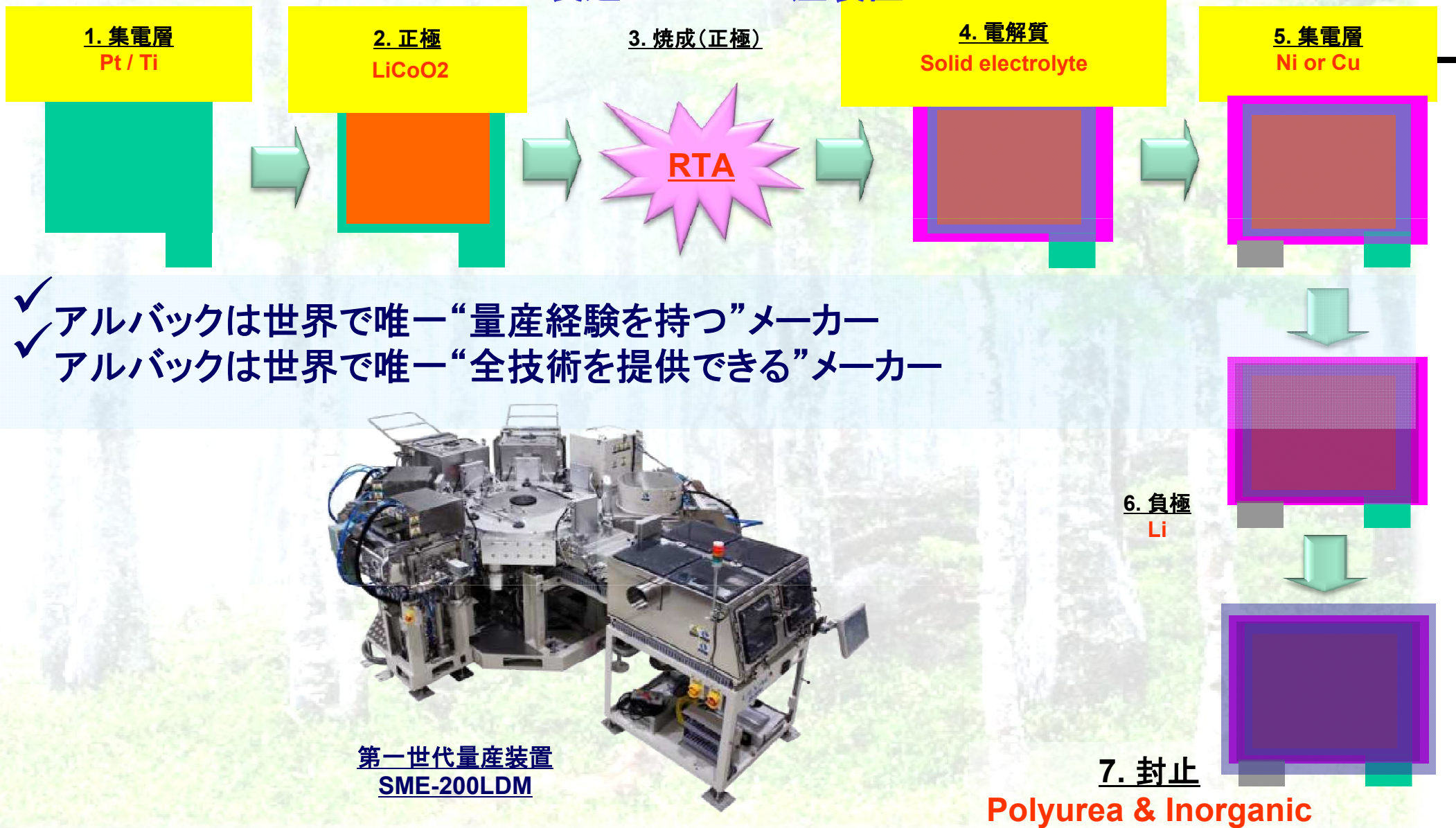
For supplying micro battery corresponding to a demand of compact and smaller microelectronics, mass production technology for TFB with solid electrolyte is being developed.

全固体型薄膜Li二次電池に必要な技術



製造装置メーカーとして量産技術化に初めて成功！

全固体型薄膜Li二次電池 —製造フローと生産装置—



✓ アルバックは世界で唯一“量産経験を持つ”メーカー
 ✓ アルバックは世界で唯一“全技術を提供できる”メーカー



第一世代量産装置
SME-200LDM

7. 封止
Polyurea & Inorganic

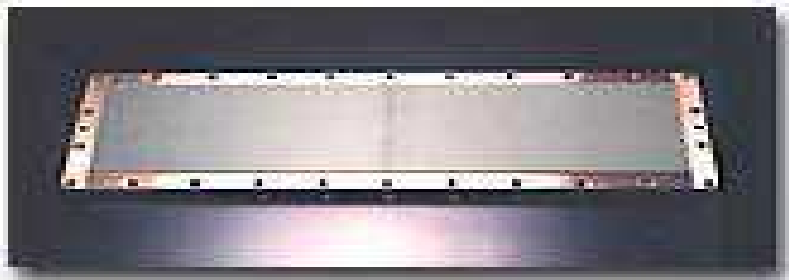
1. ULVAC概要
2. スパッタリングの基礎
3. スパッタリングで量産されるデバイス例
- 4. ターゲット**



For Semiconductor:
Al-alloys, Cu, W, Ti, TiW, MoSi, WSi, Nb,
Si, Ir, Ru, Au, Pt, BTO, PZT, STO, etc.



For FPD (Flat Panel Display):
ITO, Ti, Cr, Si, Mo, Ti-alloys,
Al, Al-alloys, W, Ag-alloys, etc.



For Solar power:
AZO, GZO, Ag, CuGa, Si, etc.

For Optics
Si, SiO₂, Mg, ITO, ZnO, Ti, Nb, etc.

半導体用ターゲット

material	Al/Al-alloy	Cu	Ti	W	
purity	5N	6N	4N5	5N	7N
manufacturing	Vacuum melt	melt	Vacuum melt	sinter	CVD
application	wiring	wiring	barrier	electrode	

material	Silicon alloy	Co	TiW	Ni	
purity	5N	4N5	4N5	4N	5N
manufacturing	sinter	melt	sinter	melt	melt
application	electrode	electrode	barrier	barrier	electrode



Titanium target



Tungsten target

FPD用ターゲット

Material	Al/Al-alloy	Mo	Cu	Ti	ITO
purity	5N	3N	4N	3N	4N
manufacturing	Vacuum melt	sinter	melt	melt	sinter
application	wiring	electrode	wiring	electrode	Conductive film



本日は ありがとうございました

真空テクノロジーで
「つくる」をつくる。アルバック

ULVAC